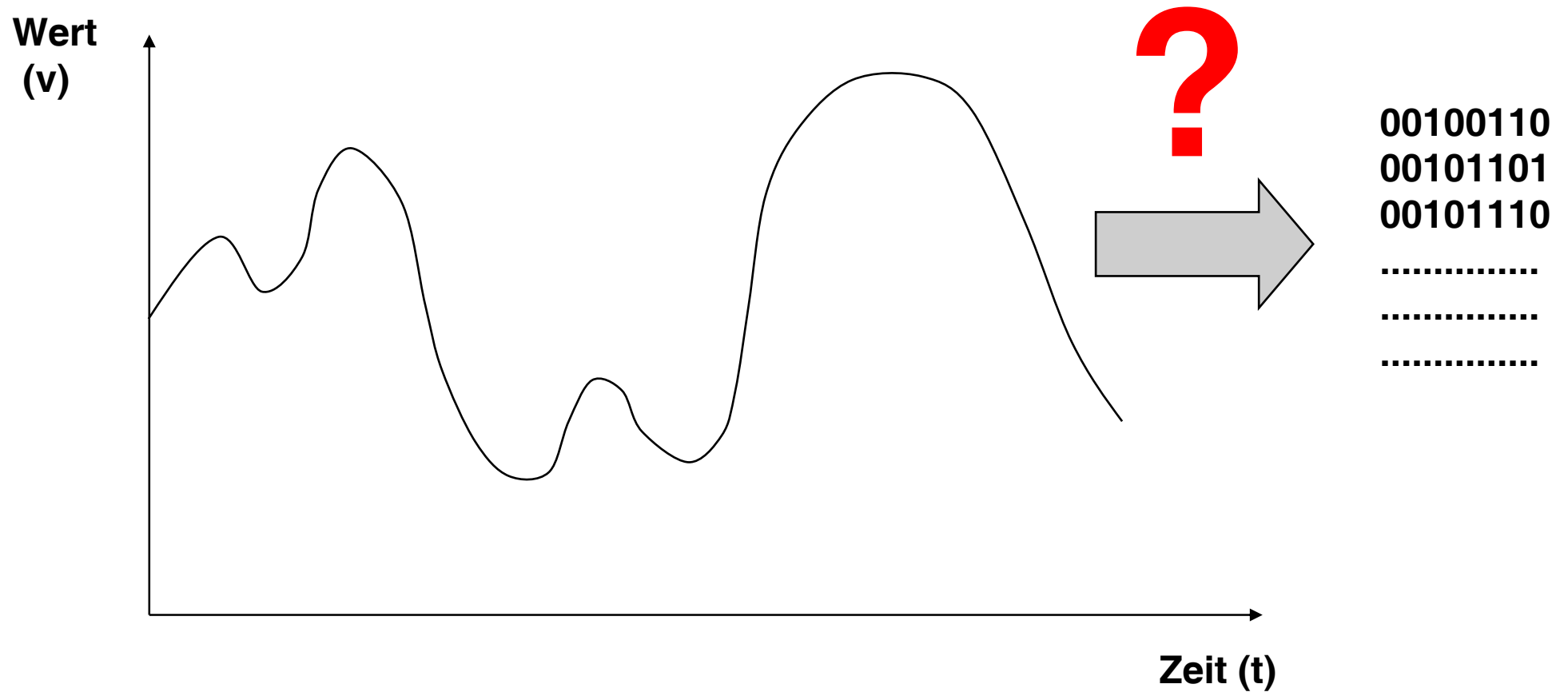

Die analoge Schnittstelle

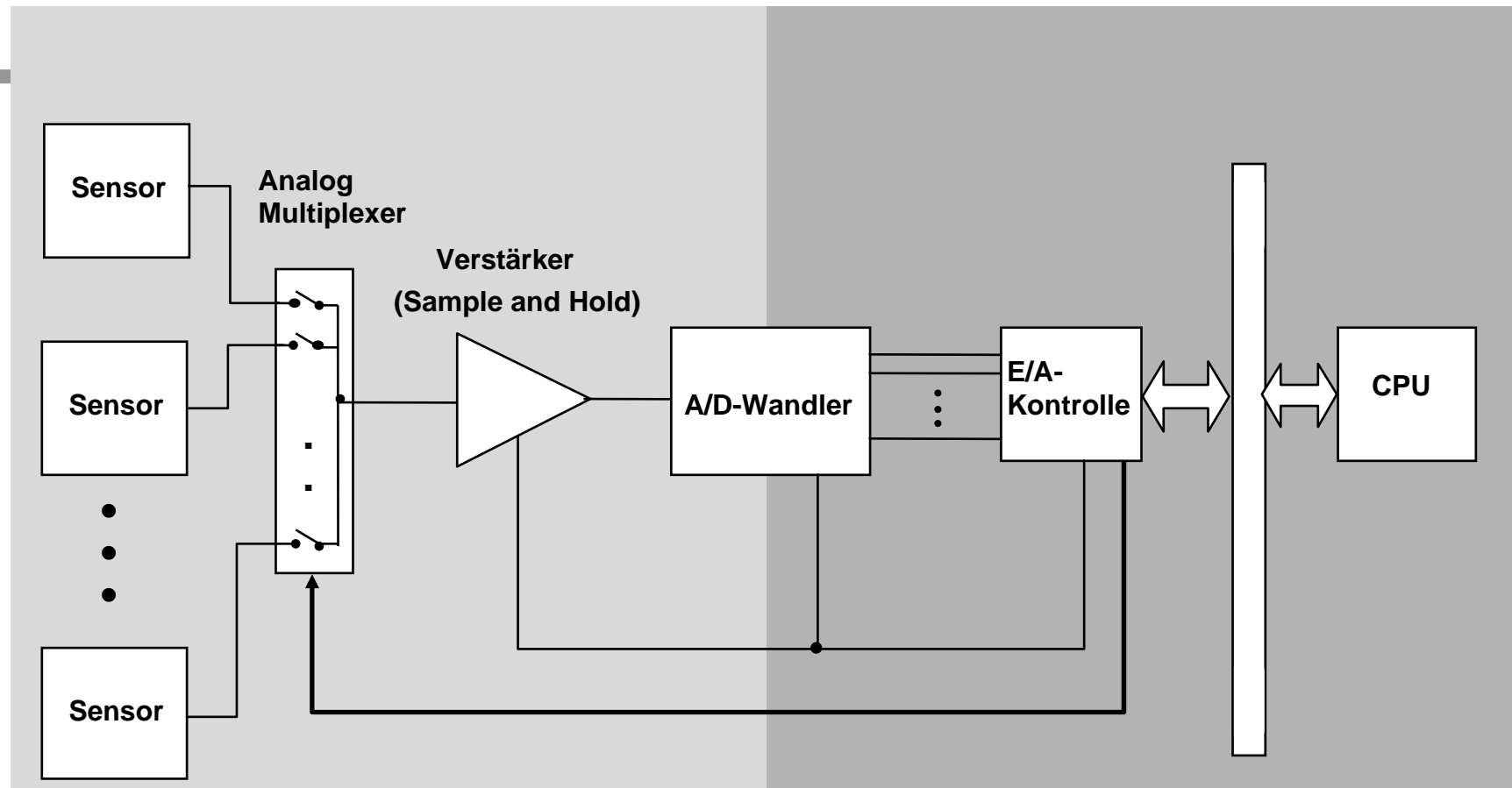


Aufgabe: Abtasten und Wandeln eines analogen Signals in eine digitale, binäre Repräsentation



ANALOG

DIGITAL

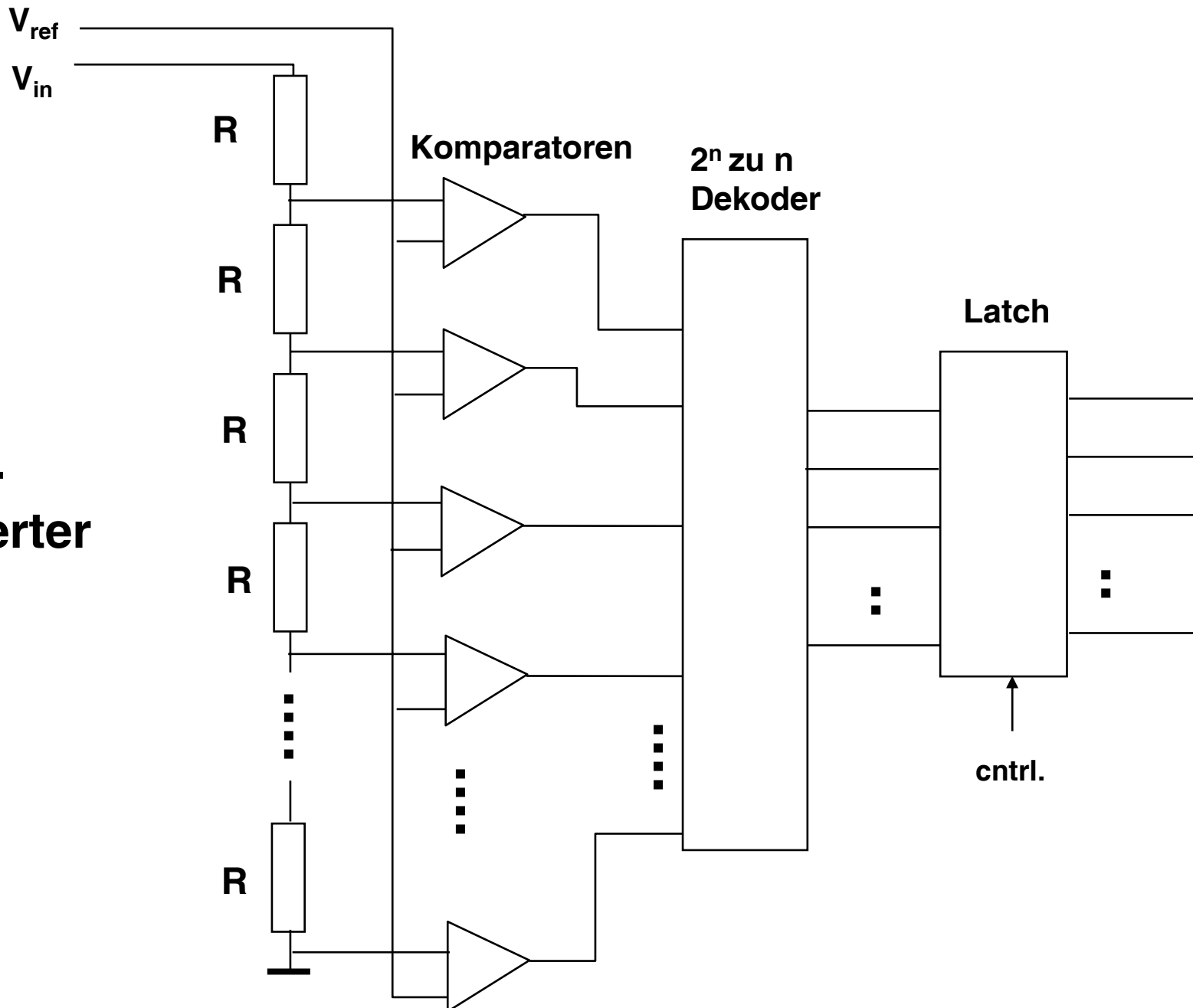


Kenngrößen:

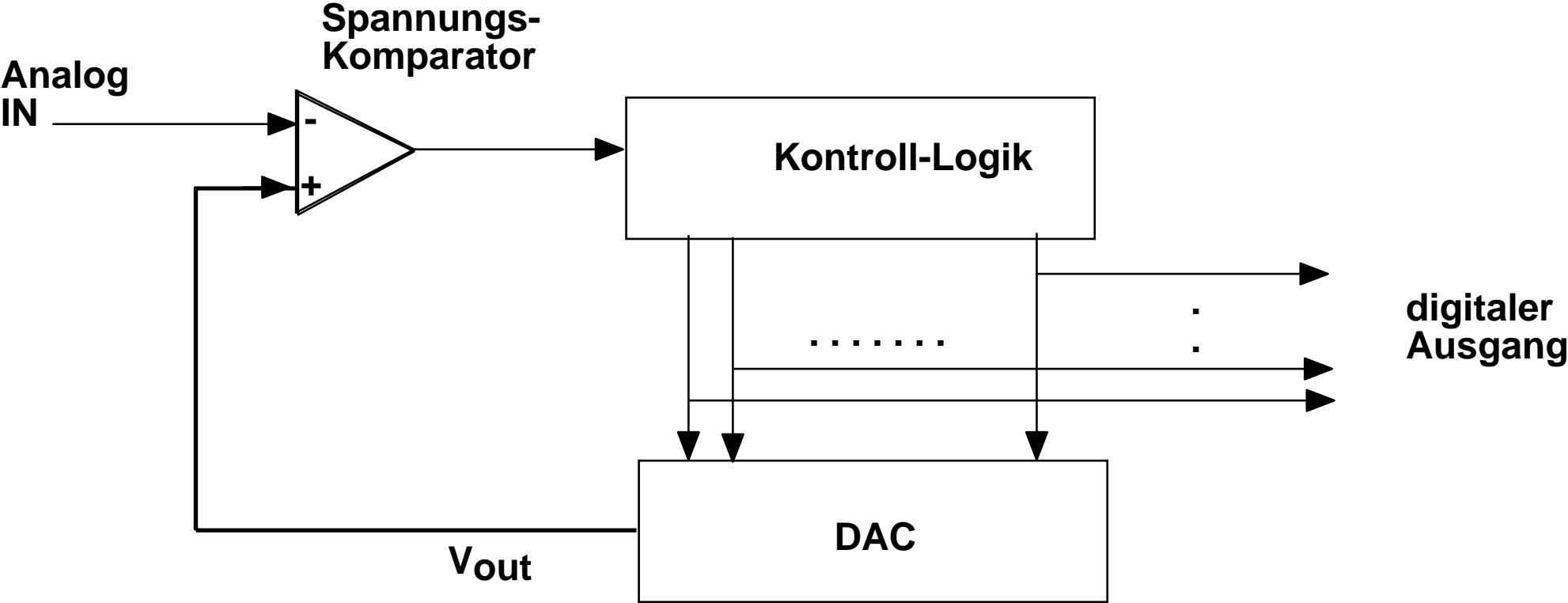
- **Auflösung (Resolution)**
- **Störabstand (Signal-to Noise-Ratio)**
- **Dynamikumfang (Dynamic Range)**



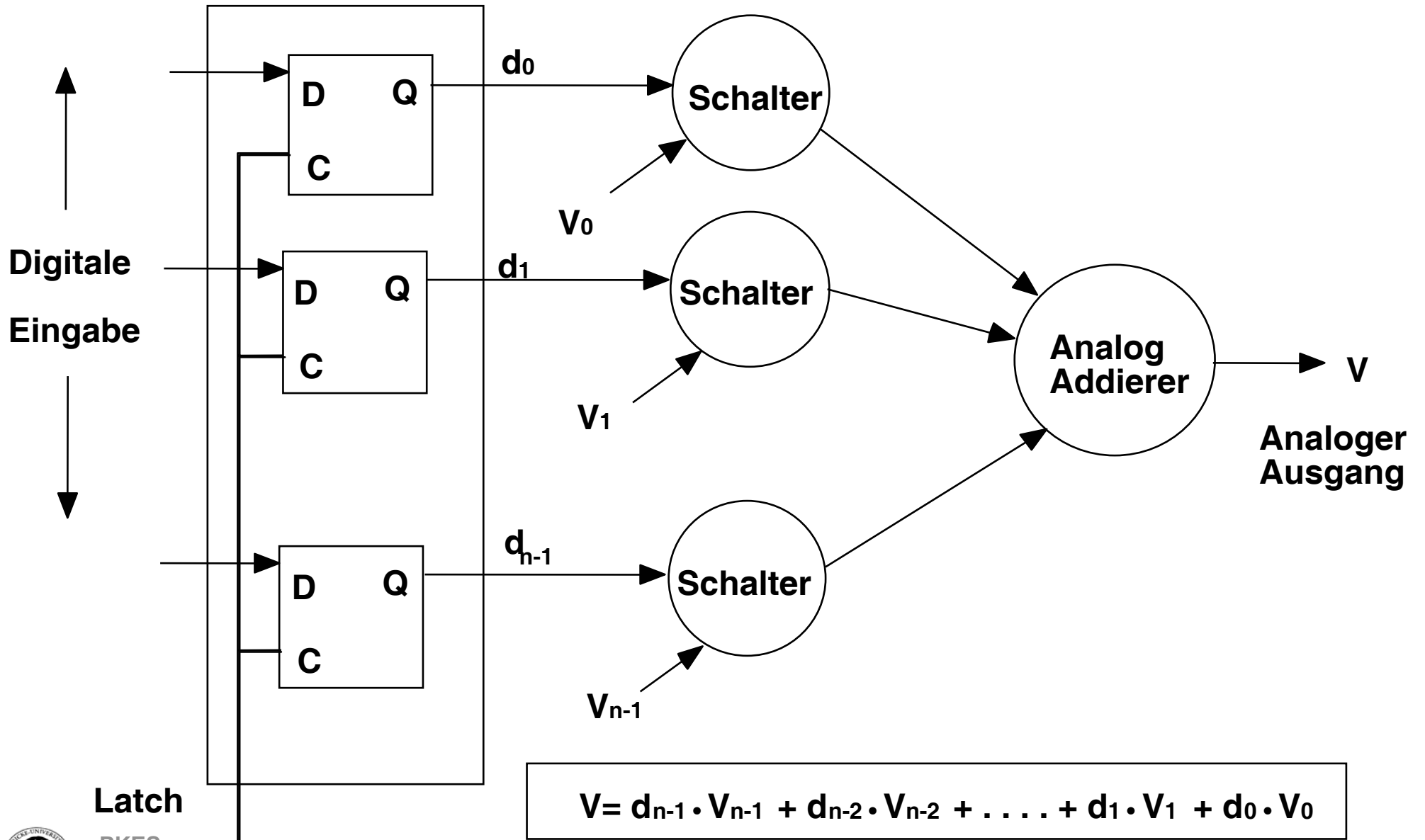
Flash-Konverter



Prinzip eines Analog/Digital-Wandlers



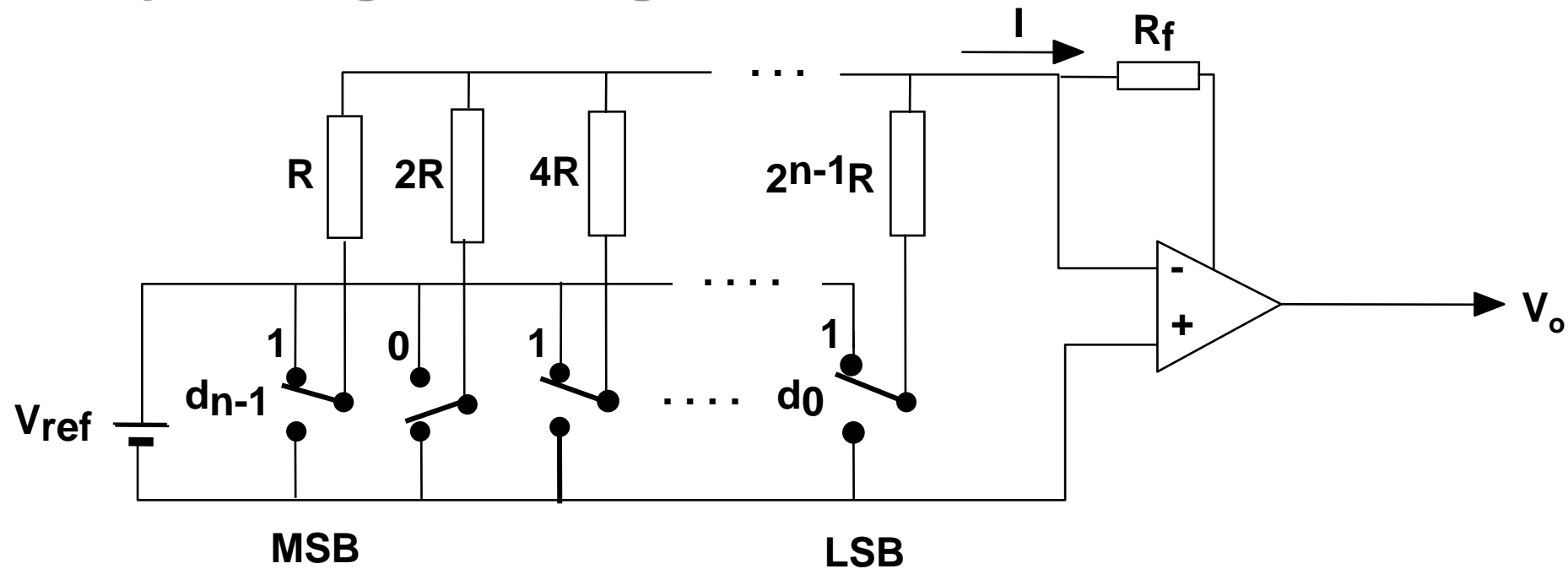
Prinzip des Digital/Analog-Wandlers



$$V = d_{n-1} \cdot V_{n-1} + d_{n-2} \cdot V_{n-2} + \dots + d_1 \cdot V_1 + d_0 \cdot V_0$$



Prinzip des Digital/Analog-Wandlers



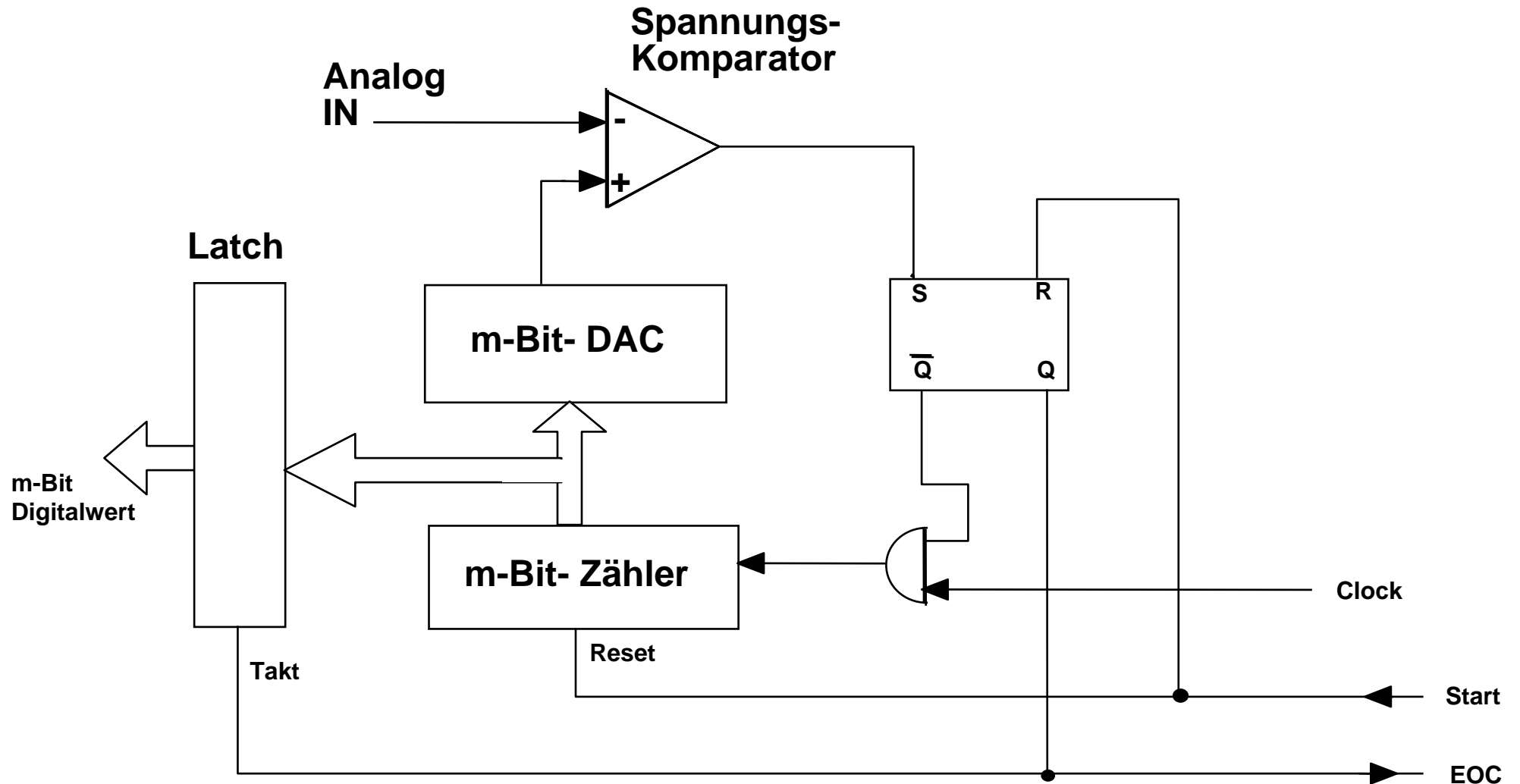
Strom durch einen Widerstand $2^i R$: $I = U/R = V_{ref} / (2^i R)$ für $i = 0, 1, 2, \dots, n-1$

$$V_o \sim \frac{V_{ref}}{R \cdot [d_{n-1} \cdot 2^{-1} + d_{n-2} \cdot 2^{-2} + d_{n-3} \cdot 2^{-3} \cdot \dots + d_0 \cdot 2^{-n}]}$$

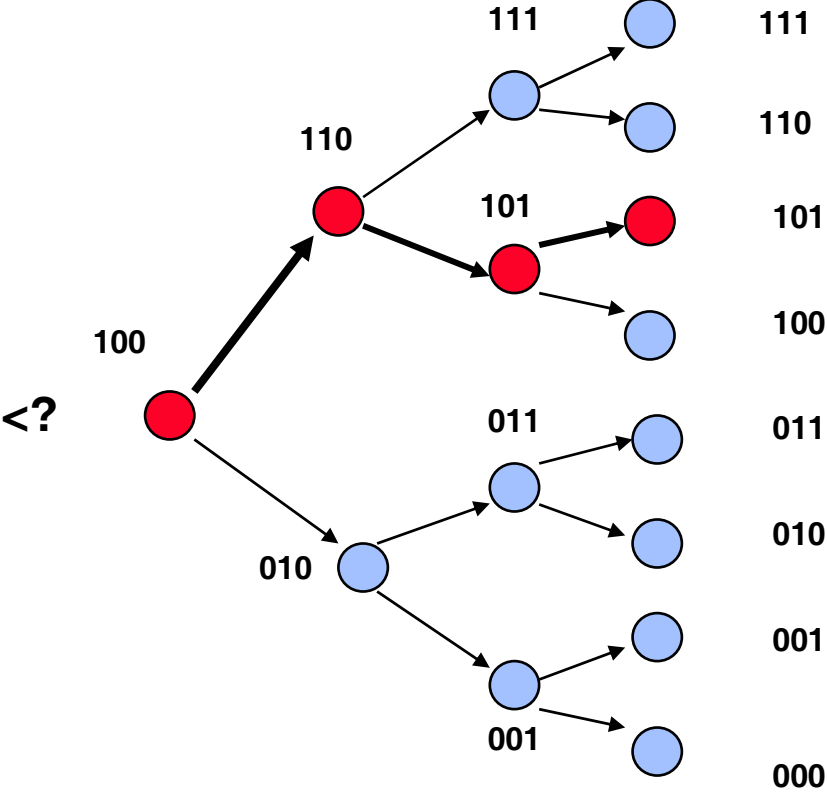
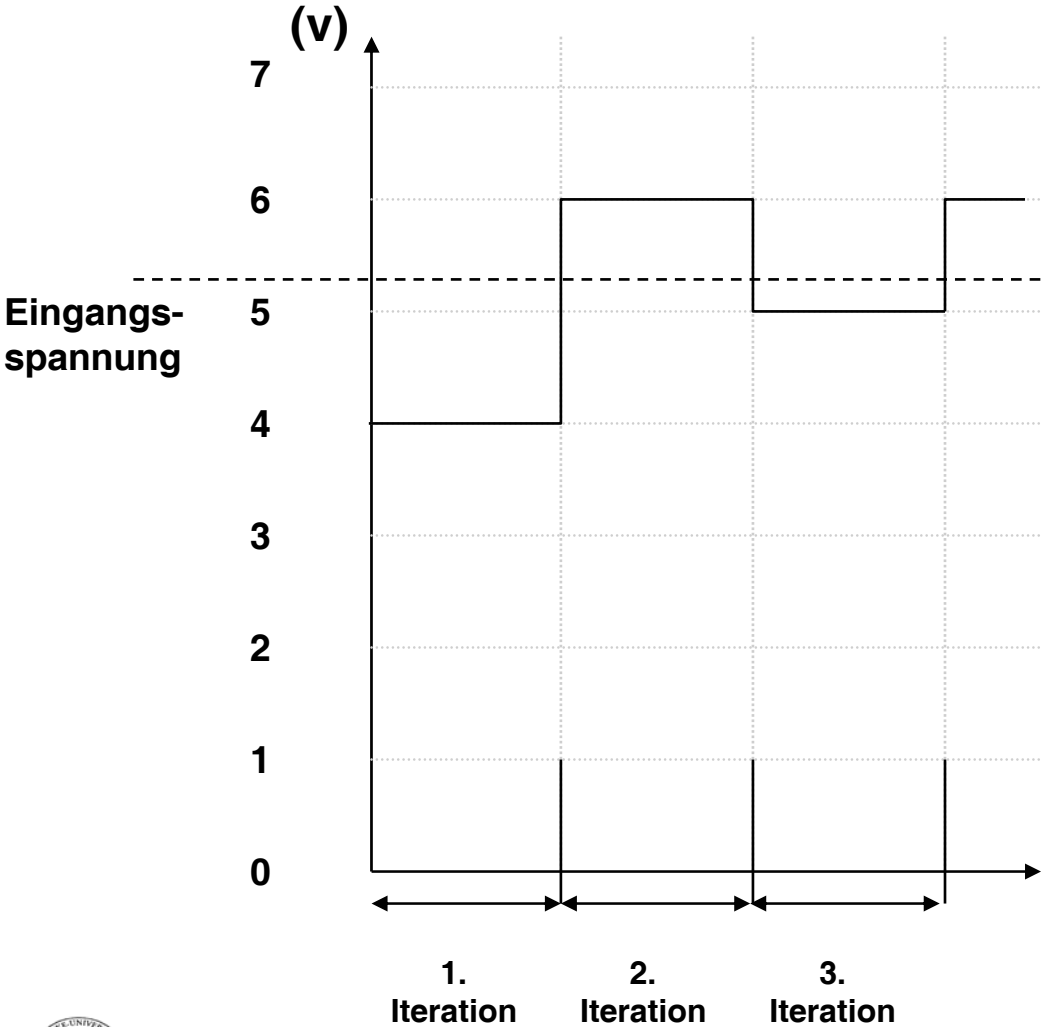
Bei einem 10-Bit DAC muß das Verhältnis zwischen dem größten und dem kleinsten Widerstand 1024 : 1 sein.



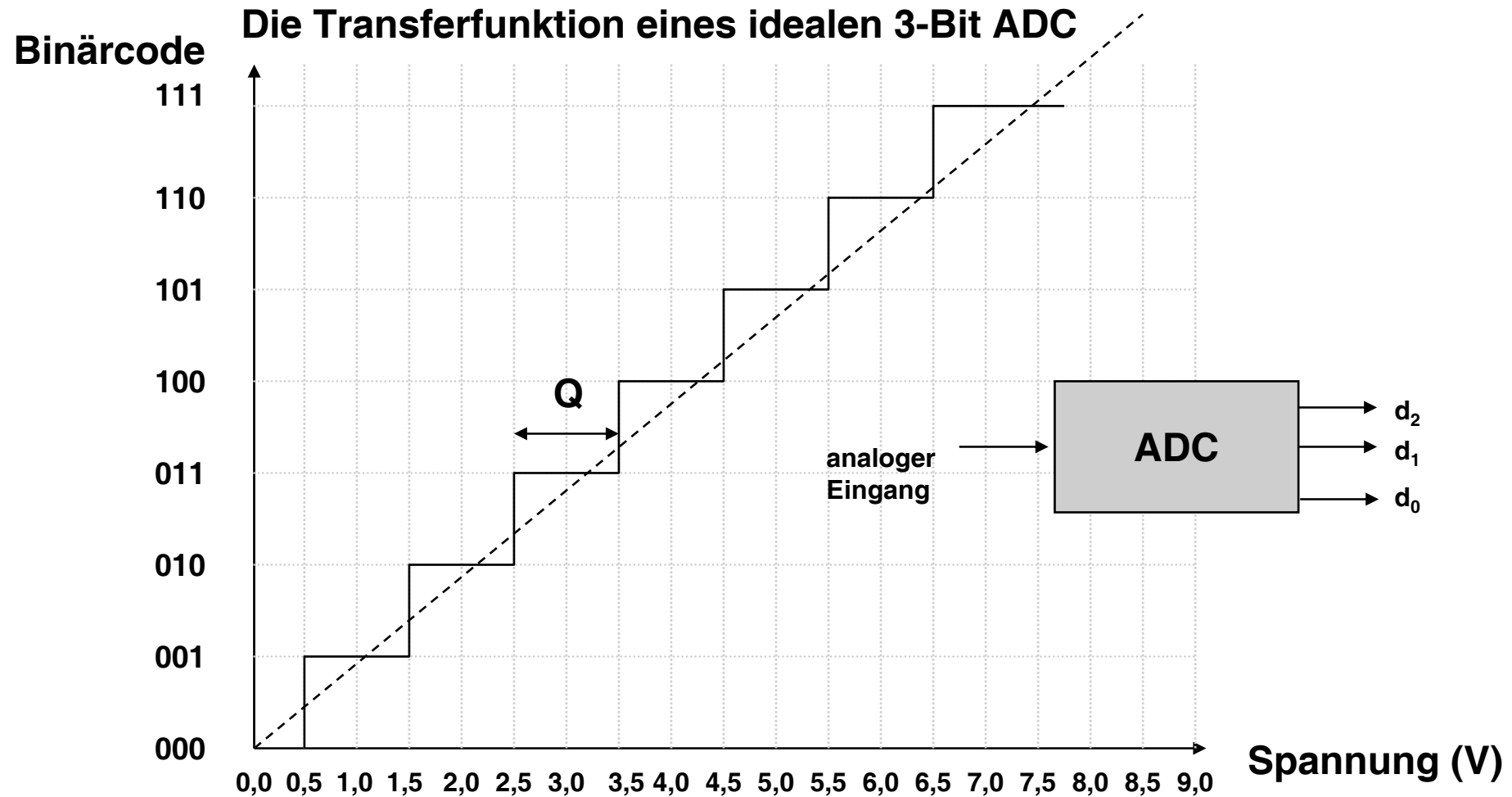
Prinzip des Zähler-Analog/Digital-Wandlers



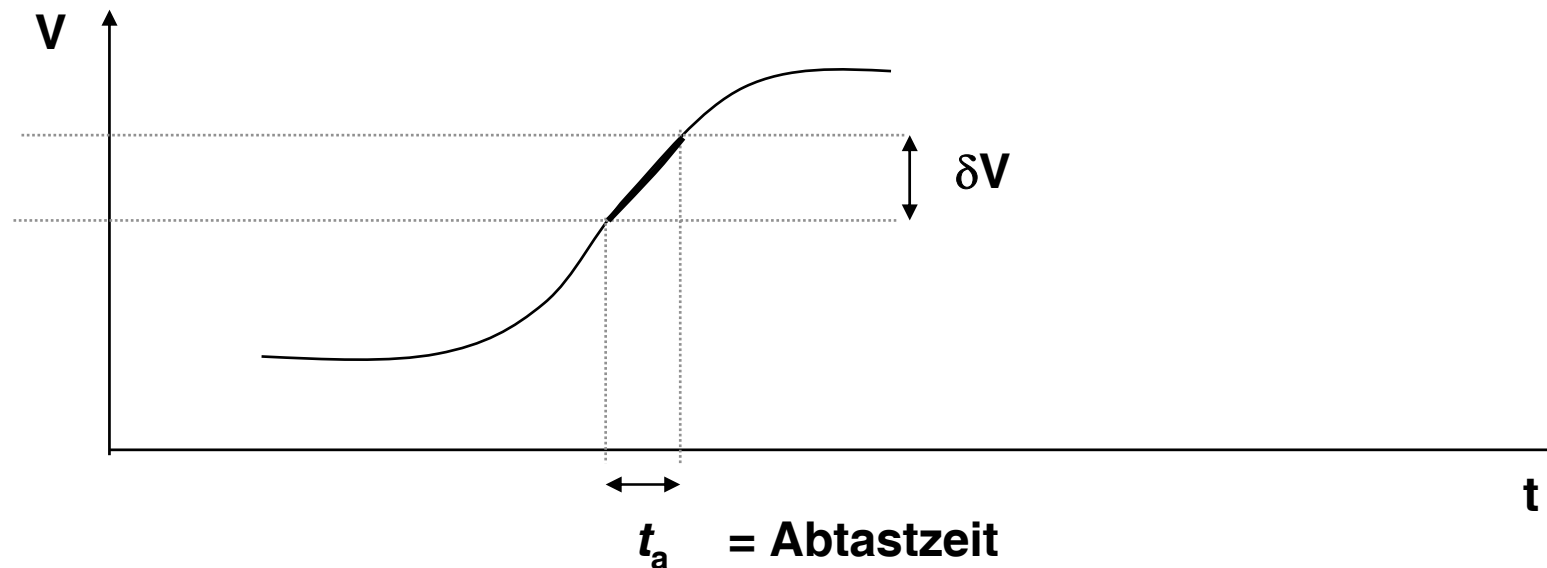
Binäres Wägeverfahren (Successive Approximation)



Wandlung analoger Größen in eine digitale Repräsentation



Der Effekt der Wandlungszeitzeit auf die Genauigkeit



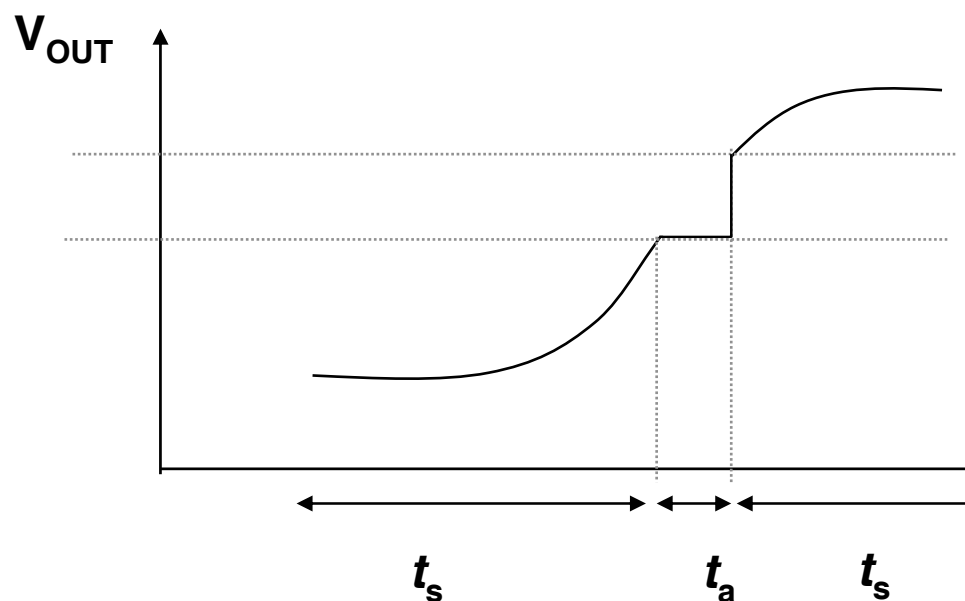
Eingabewert sollte während der Wandlungszeit konstant sein.



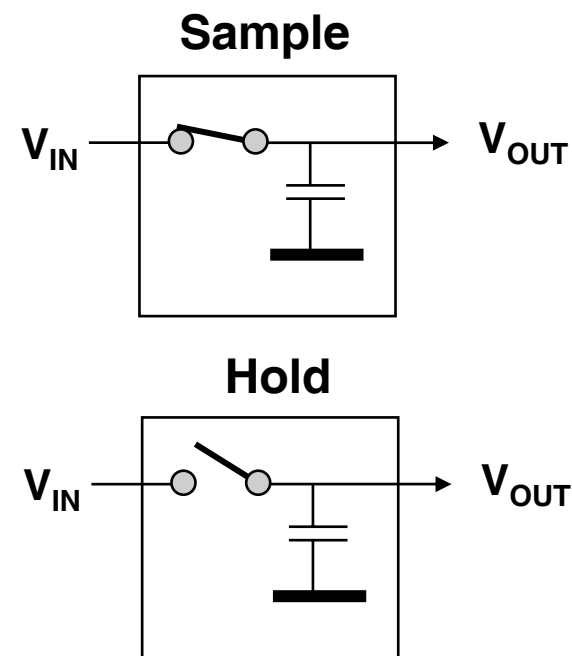
Sample and Hold- Komponente



Prinzip der Sample & Hold Komponente



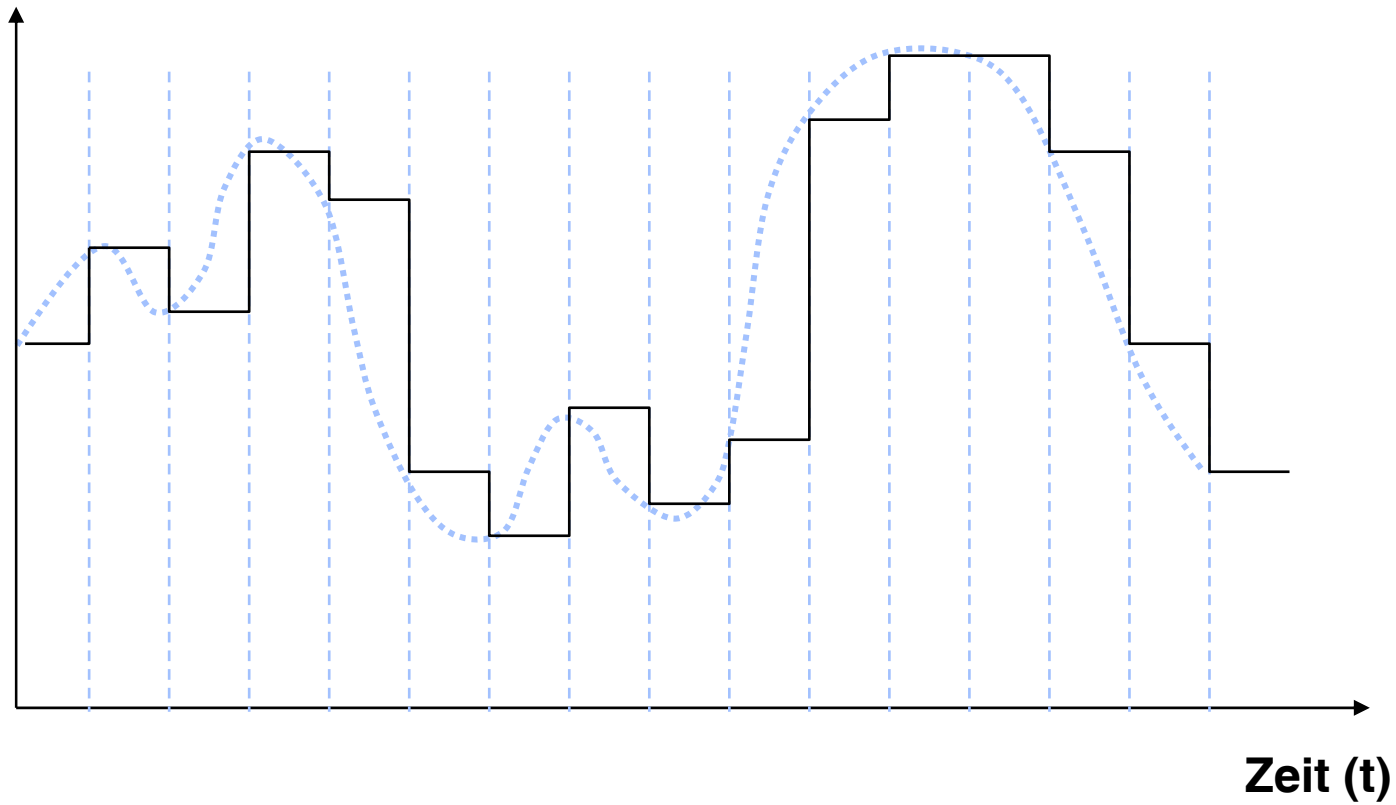
t_s : „Sample“
 t_a : „Hold“



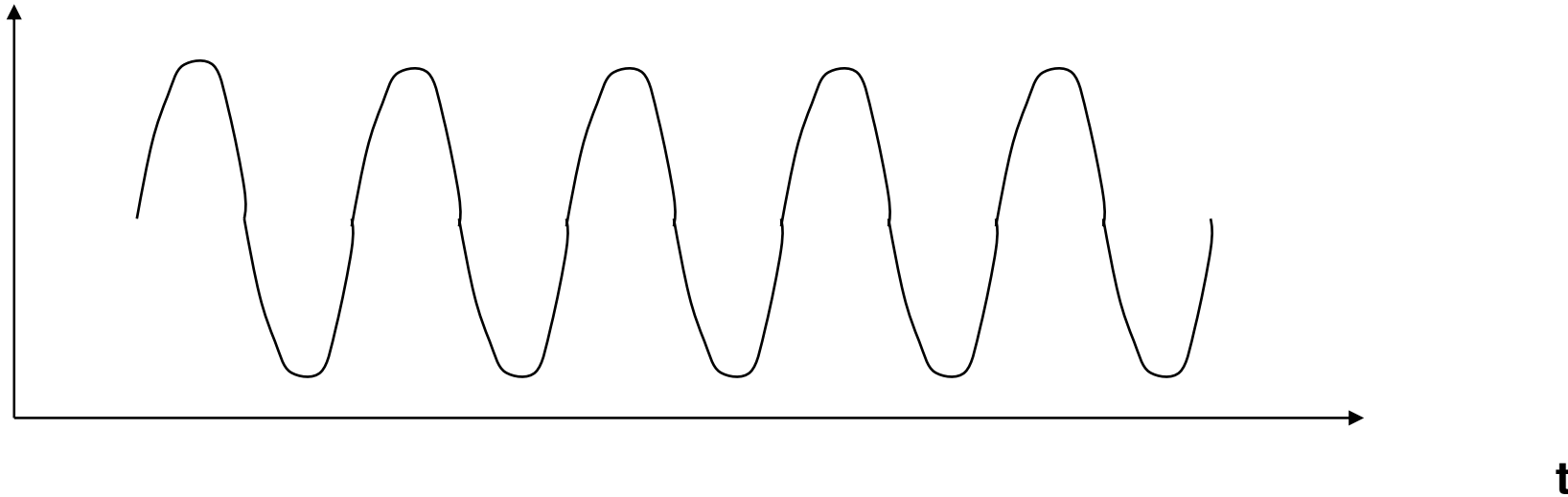
Während der Zeit der DA-Wandlung gilt: $\delta V = 0$



Wert
(v)



Abtasten eines analogen Signals



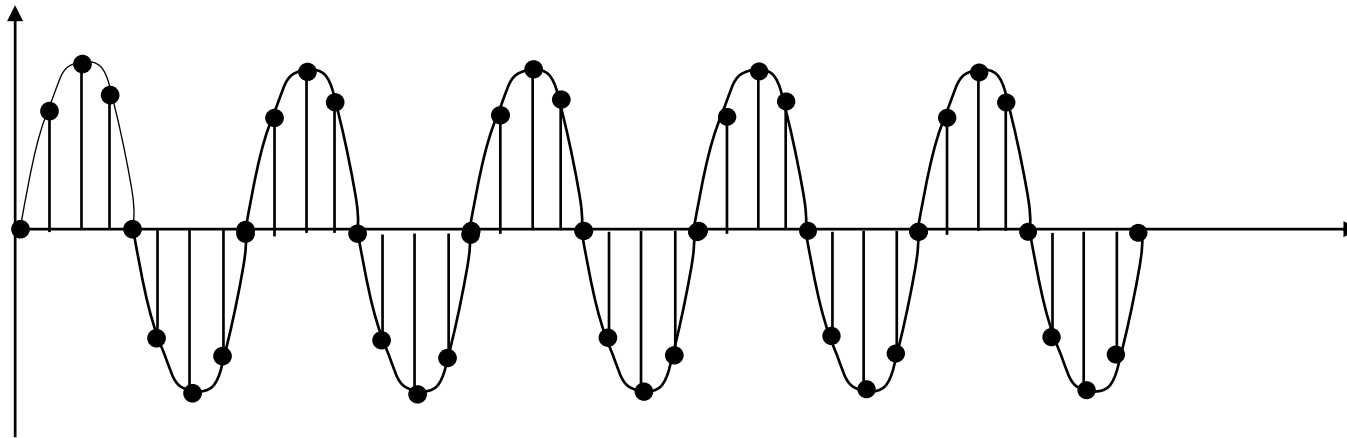
Frage: Wieviele Punkte des Kurvenverlaufs muss man kennen, um die Kurve fehlerfrei rekonstruieren zu können ??



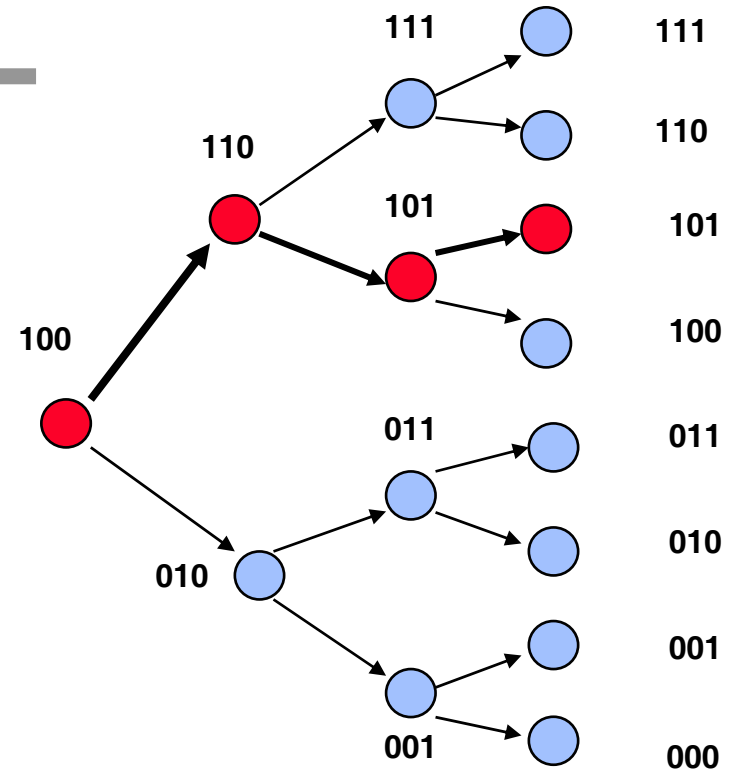
Abtasttheorem

Wenn ein kontinuierliches Signal, das keine Frequenzkomponenten hat, die über einer Frequenz f_c liegen mit einer Häufigkeit von $2f_c$ abgetastet wird, kann das Originalsignal aus den gewonnenen Punkten unverzerrt rekonstruiert werden.

Diese minimale Abtastrate wird als *Nyquist Rate* bezeichnet.



Wandlungszeit



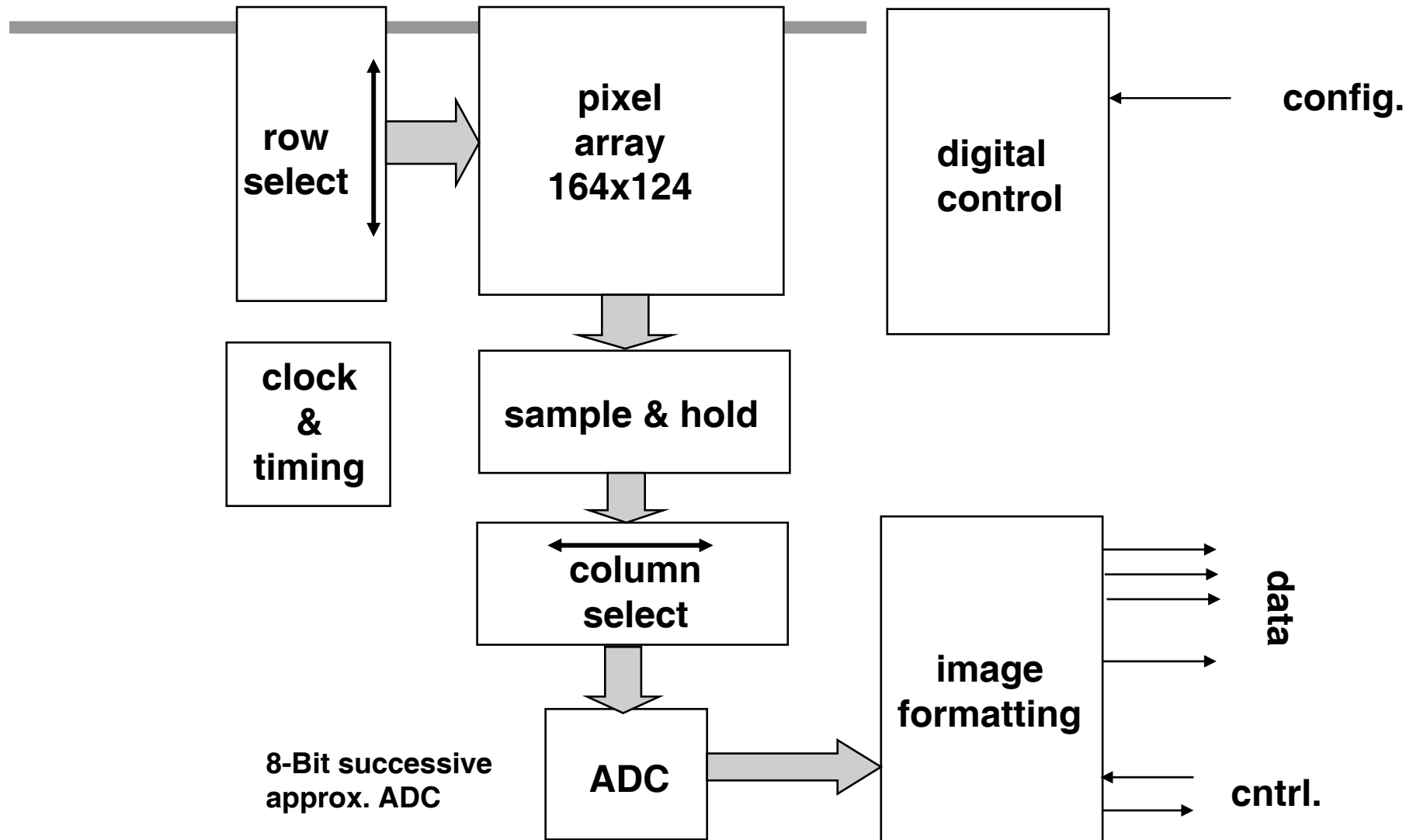
Anforderungen:

- Temperaturmessung im Heizkessel
- Abstandsmessung bei mobilem Roboter
- Audio in CD Qualität
- CMOS- Bildsensor (164x124x30)
- Hochauflösende Kamera (1024 x 768x30)

AD-Conv./sek	Conv.-Zeit	Auflösung
1/Sekunde		1/100
100/Sekunde	10.000 μ S	1/100
40000/Sekunde	100 μ S	1/100.000
610080/Sekunde	1 μ S	1/100 - 1/1000
23592960/Sekunde	0,01 μ s	> 1/1000



Funktionsblöcke eines CMOS-Bild-Sensors



Beziehung zwischen den Kenngrößen eines A/D-Wandlers

Auflösung	Diskrete Zustände	Binäres Gewicht (2^{-n})	Max. Fehler bei Conv. bei 10 V max.	Störabstand (dB)	Dynamikumfang (dB)
3	8	0,125	0,71 V	29,4	18,6
4	16	0.0625	0.33 V	34.9	24.1
6	64	0.0156	0.079 V	46.9	36.1
8	256	0.00391	19.6 mV	58.1	48.2
10	1024	0.000977	4.89 mV	71.0	60.2
12	4096	0.000244	1.22 mV	83.0	72.2
14	16384	0.0000610	305 μ V	95.1	84.3
16	65536	0.0000153	76 μ V	107.1	96.3

Störabstand: Differenz zwischen dem Nutzsignal und dem Störsignal

Dynamikumfang: Verhältnis zwischen maximalem Wert und der Auflösung (minimaler Wert)



Die Programmier-Schnittstelle zum Digital/Analog-Wandler

Fallstudien:

Hitachi H8/300

Siemens C167

Motorola 683xx



Hitachi H8/300

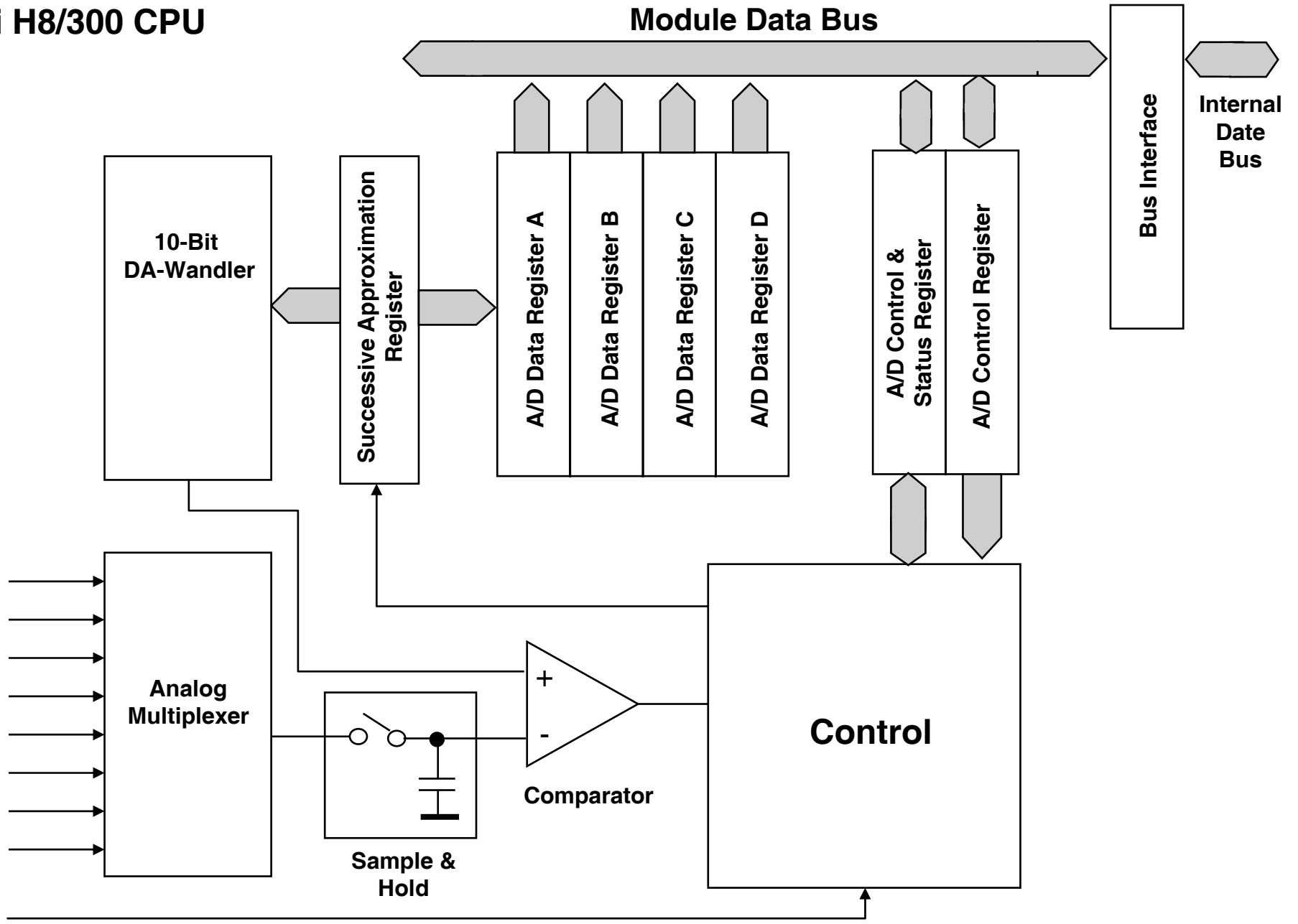


Hitachi H8/300 CPU

Module Data Bus

ADTRG

analog channels
0-7

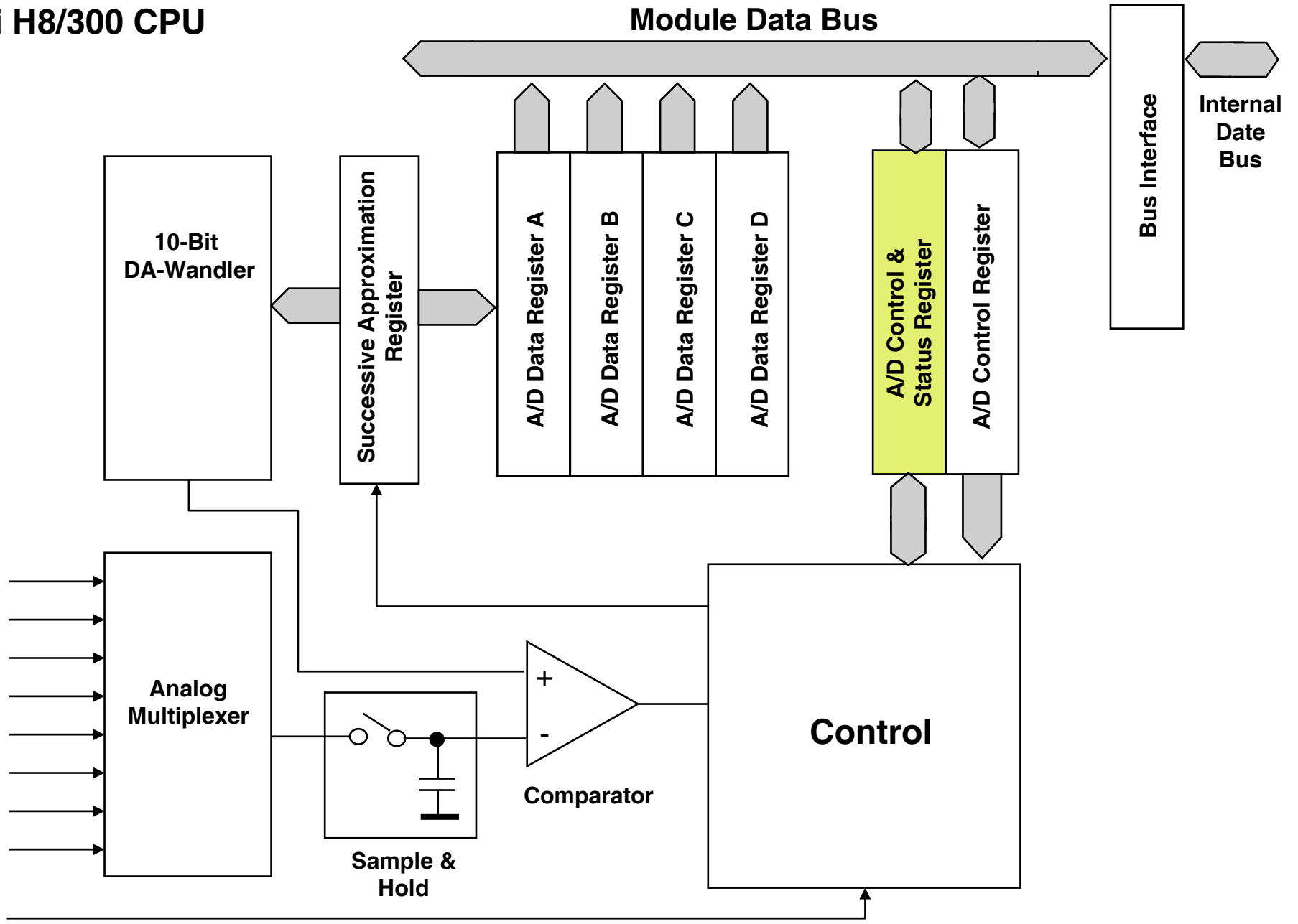


Hitachi H8/300 CPU

Module Data Bus

ADTRG

analog channels
0-7



Steuerung des ADC



ADF: End of Conversion Flag

zeigt das Ende einer Wandlung an

ADIE: Interrupt Enable

ermöglicht einen Interrupt bei Beendigung einer Wandlung

ADST: Start Conversion

wenn das Bit gesetzt wird, startet die Wandlung

SCAN: Scan Mode

selektiert den Scan Modus

CKS: Clock Select

definiert die Wandlungszeit

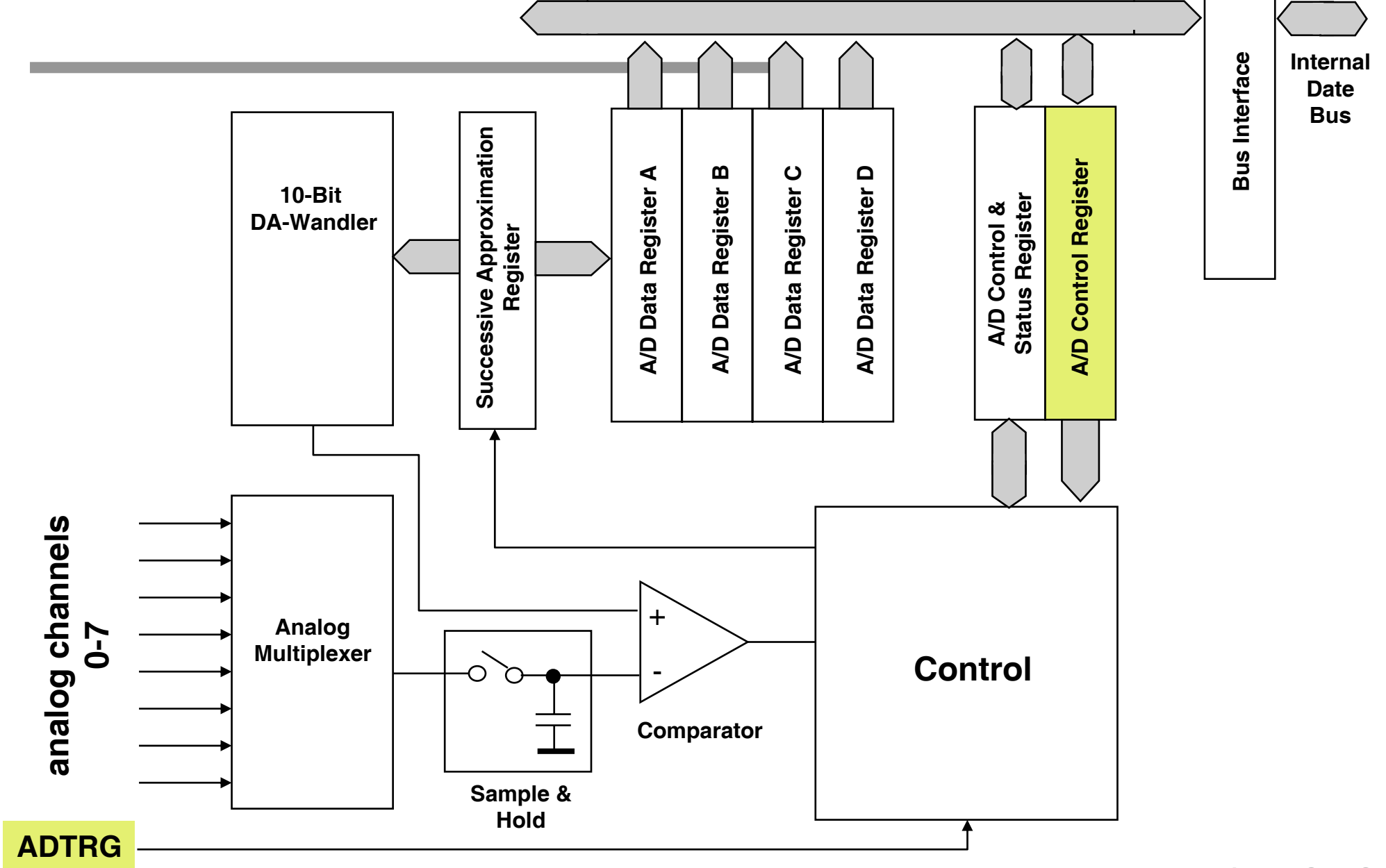
CH2:
CH1: } Conversion Channel Select
CH0:

selektiert den analogen Kanal



Hitachi H8/300 CPU

Module Data Bus



Steuerung des ADC

TRGE	-	-	-	-	-	-	-	ADCR
-------------	---	---	---	---	---	---	---	-------------

TRGE: Trigger Enable

ermöglicht den Start einer Wandlung auf ein externes Signal.



Operationsmodi

Single Mode: der durch die Adresse <Ch2, CH1, Ch0> ausgewählte Kanal wird selektiert. Die AD-Wandlung wird durch Setzen des ADSCR oder durch ein externes Triggersignal gestartet.

Scan Mode: die Bits Ch2, CH1, Ch0 des ADSCR spezifizieren Gruppen analoger Eingabekanäle. Sie werden zyklisch abgetastet.

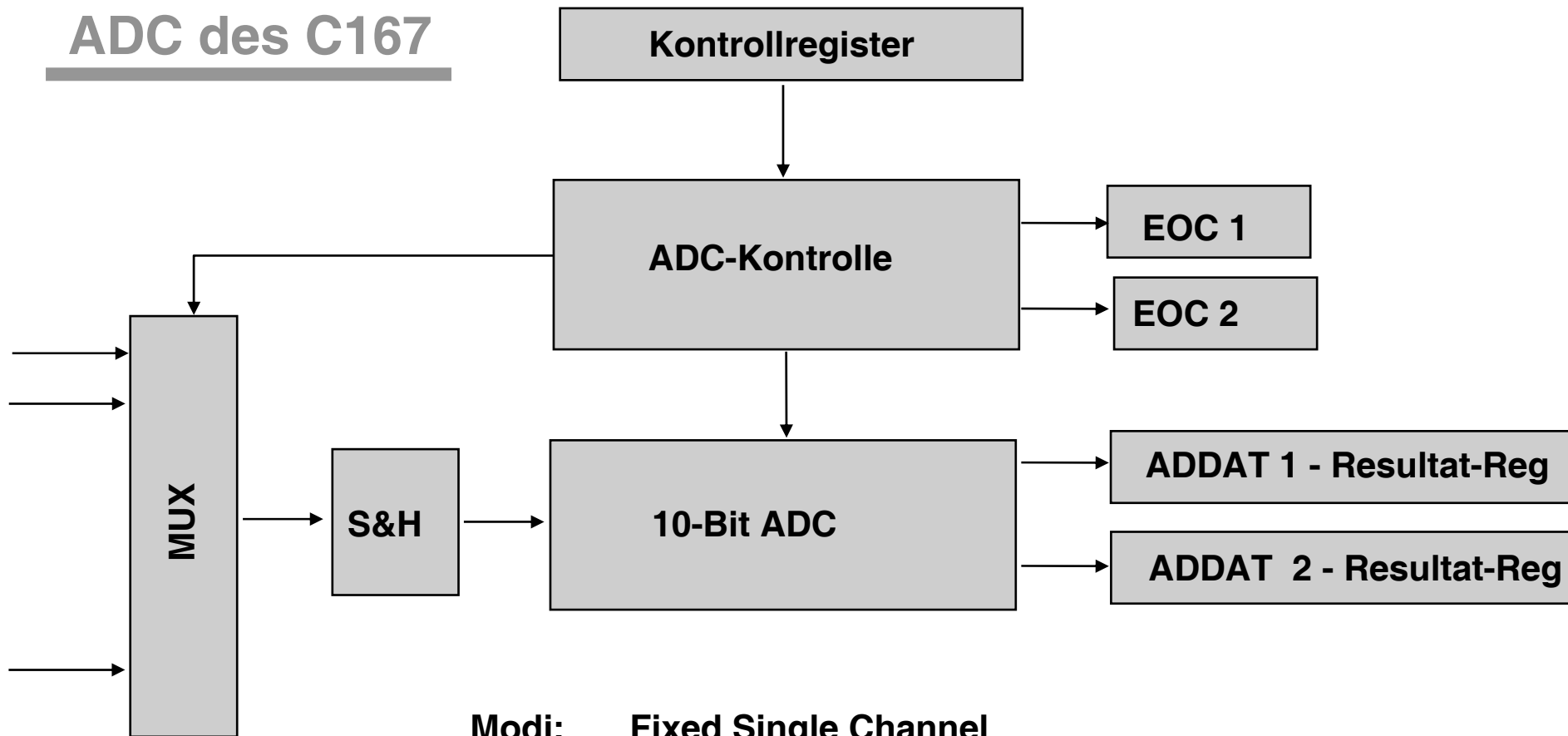
Ch2	CH1	Ch0	Single Mode	Scan Mode
0	0	0	AN ₀	AN ₀
0	0	1	AN ₁	AN ₀ , AN ₁
0	1	0	AN ₂	AN ₀ , AN ₁ , AN ₂
0	1	1	AN ₃	AN ₀ , AN ₁ , AN ₂ , AN ₃
1	0	0	AN ₄	AN ₄
1	0	1	AN ₅	AN ₄ , AN ₅
1	1	0	AN ₆	AN ₄ , AN ₅ , AN ₆
1	1	1	AN ₇	AN ₄ , AN ₅ , AN ₆ , AN ₇



Infineon C167



ADC des C167

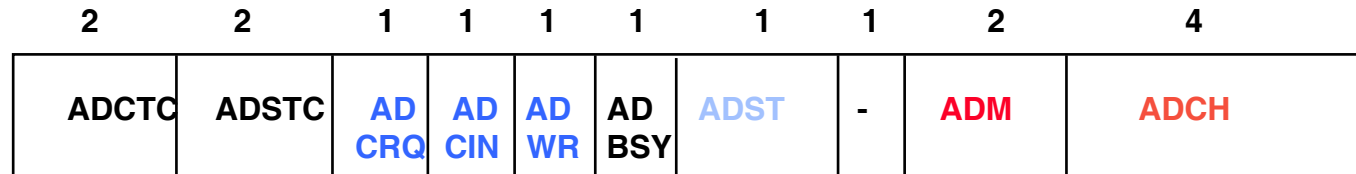


Modi: Fixed Single Channel
Fixed Single Channel Continuous Conversion
Auto Scan Single Conversion
Auto Scan Continuous Conversion
Wait for ADDAT Read Mode
Channel Injection Mode



Kontrolle des Analog-/Digital-Wandlers

ADCON



ADCH : Analog Kanal (1 aus 16)

bei kontinuierlicher AD-Wandlung wird dieser Wert sukzessive bis 0 dekrementiert

ADM : Modus

- 00 Fixed Channel Single Conversion
- 01 Fixed Channel Continuous Conversion
- 10 Auto Scan Single Conversion
- 11 Auto Scan Continuous Conversion

ADST : ADC Start Bit

ADBSY: ADC Busy

ADWR : ADC Wait for Read Control

ADCIN : ADC Channel Injection Enable

ADCRCQ: ADC Channel Injection Request Flag

ADSTC: ADC Sample Time Control

ADCTC: ADC Conversion Time Control

ADDAT

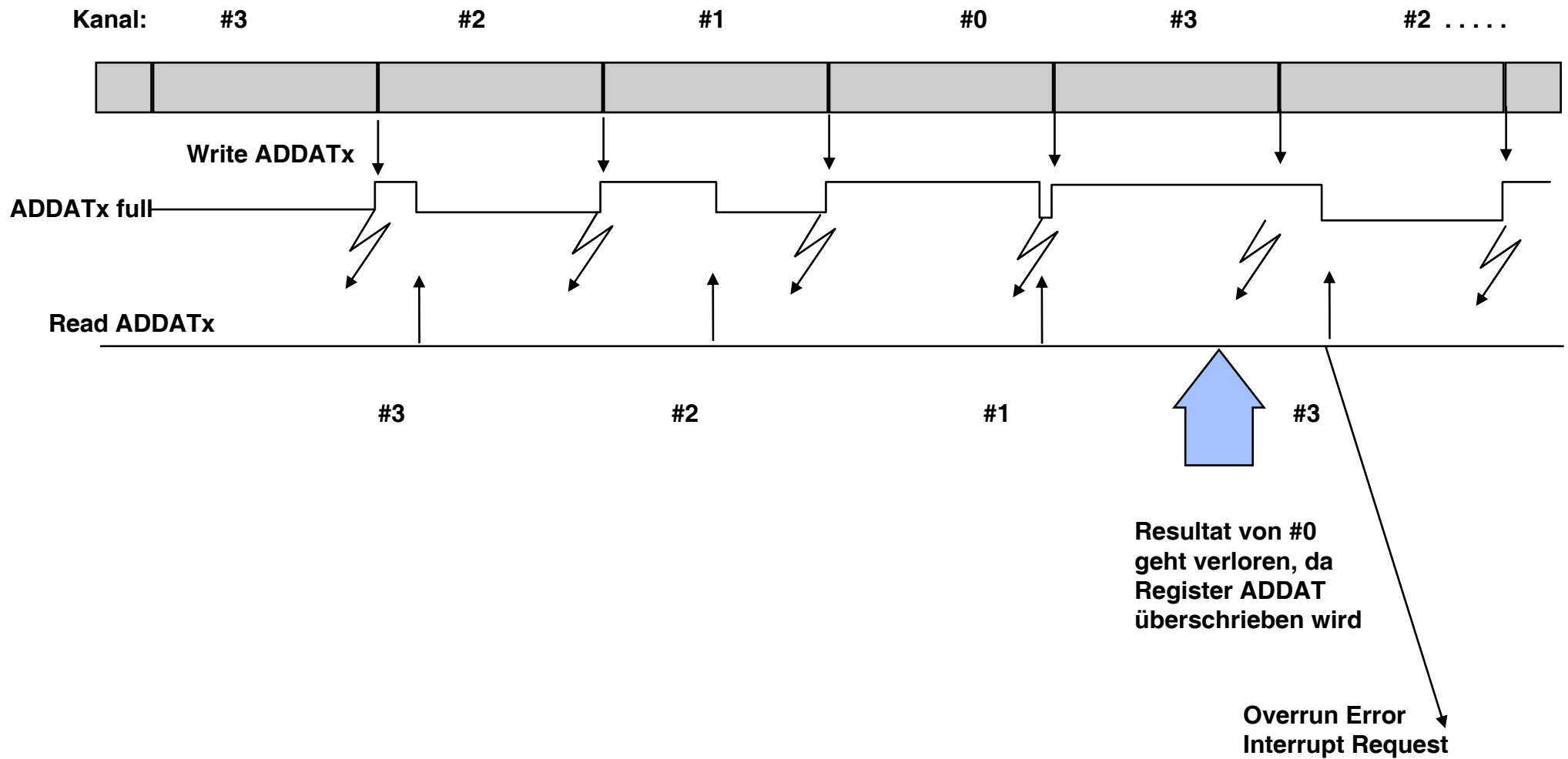


CHNR : Channel Number

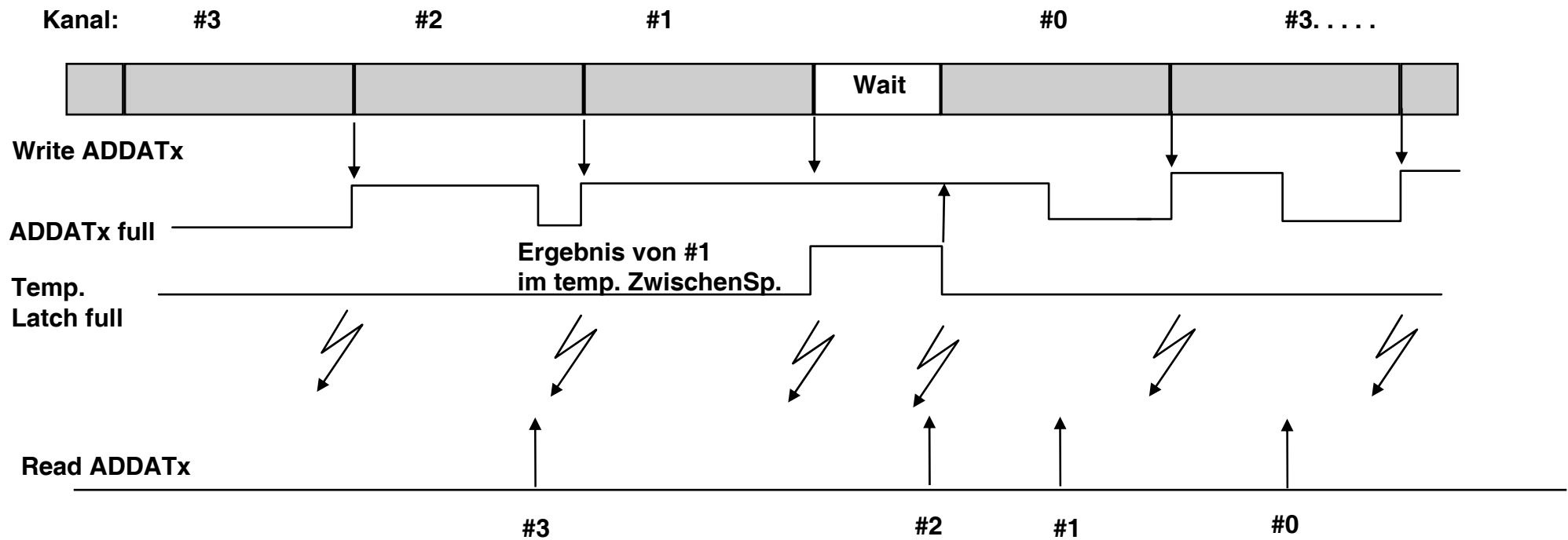
ADRES: ADC Result



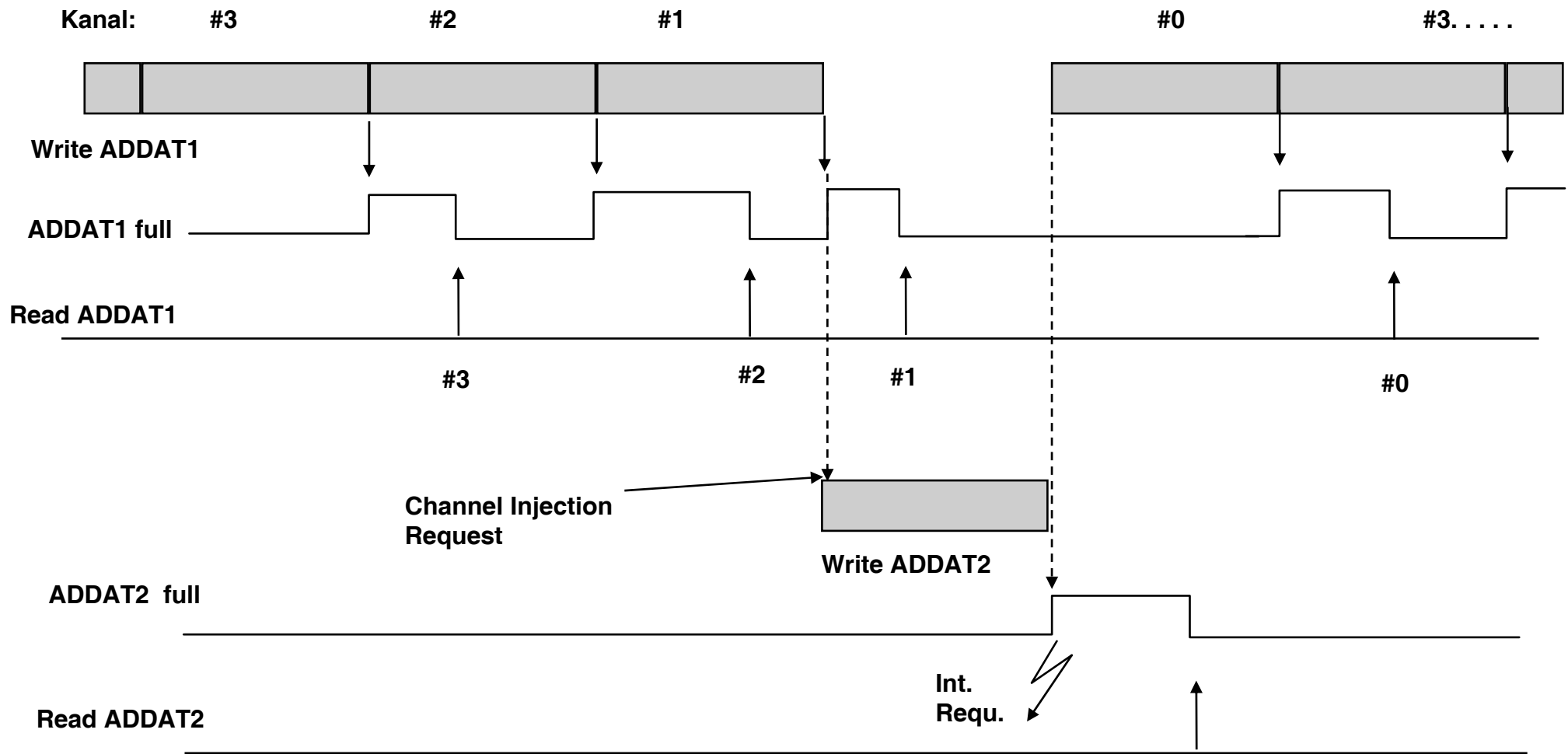
Timing einer AD-Wandlung



Timing einer AD-Wandlung mit Warteoption



Timing einer AD-Wandlung mit "Channel Injection"



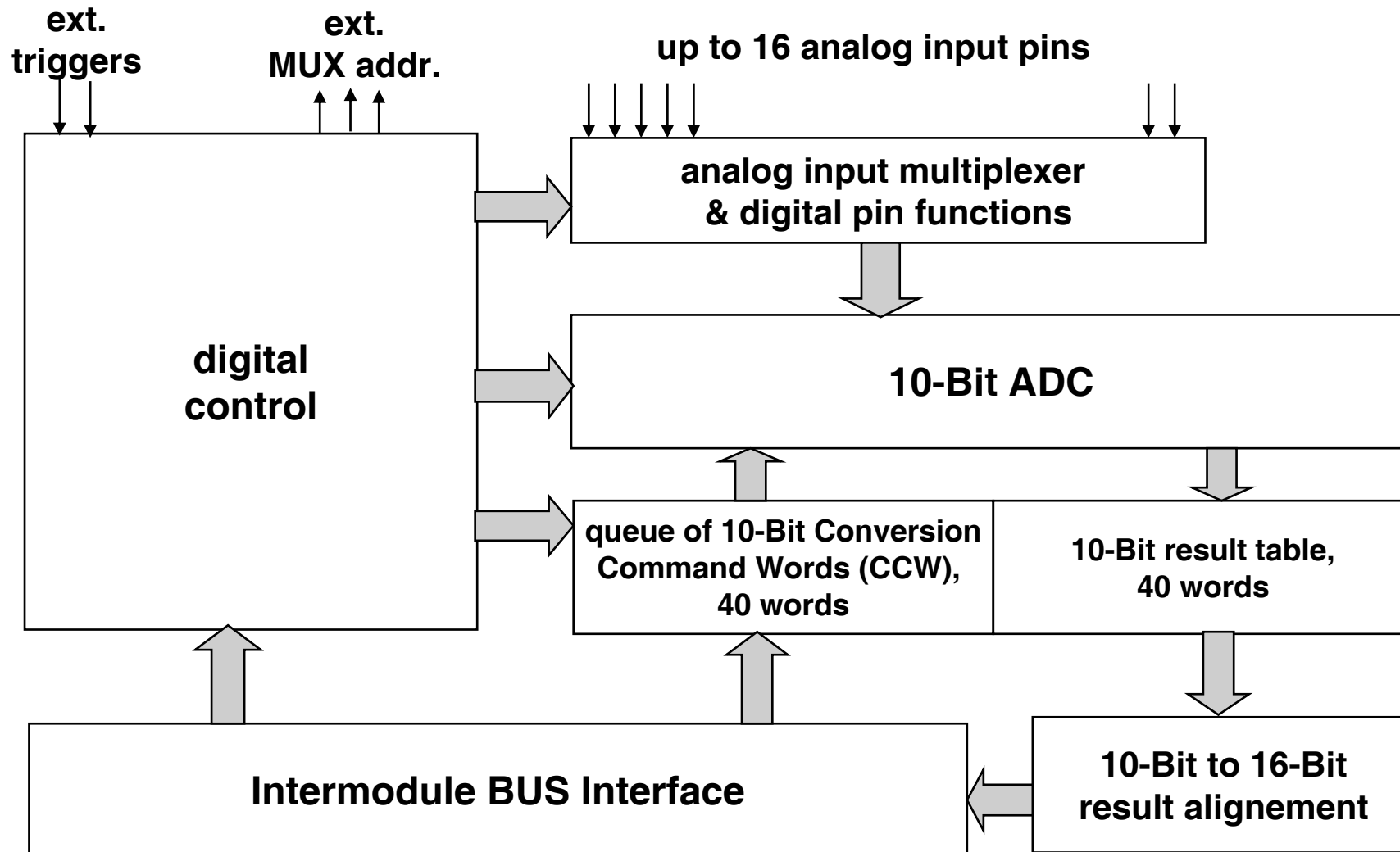
Motorola 683xx Familie

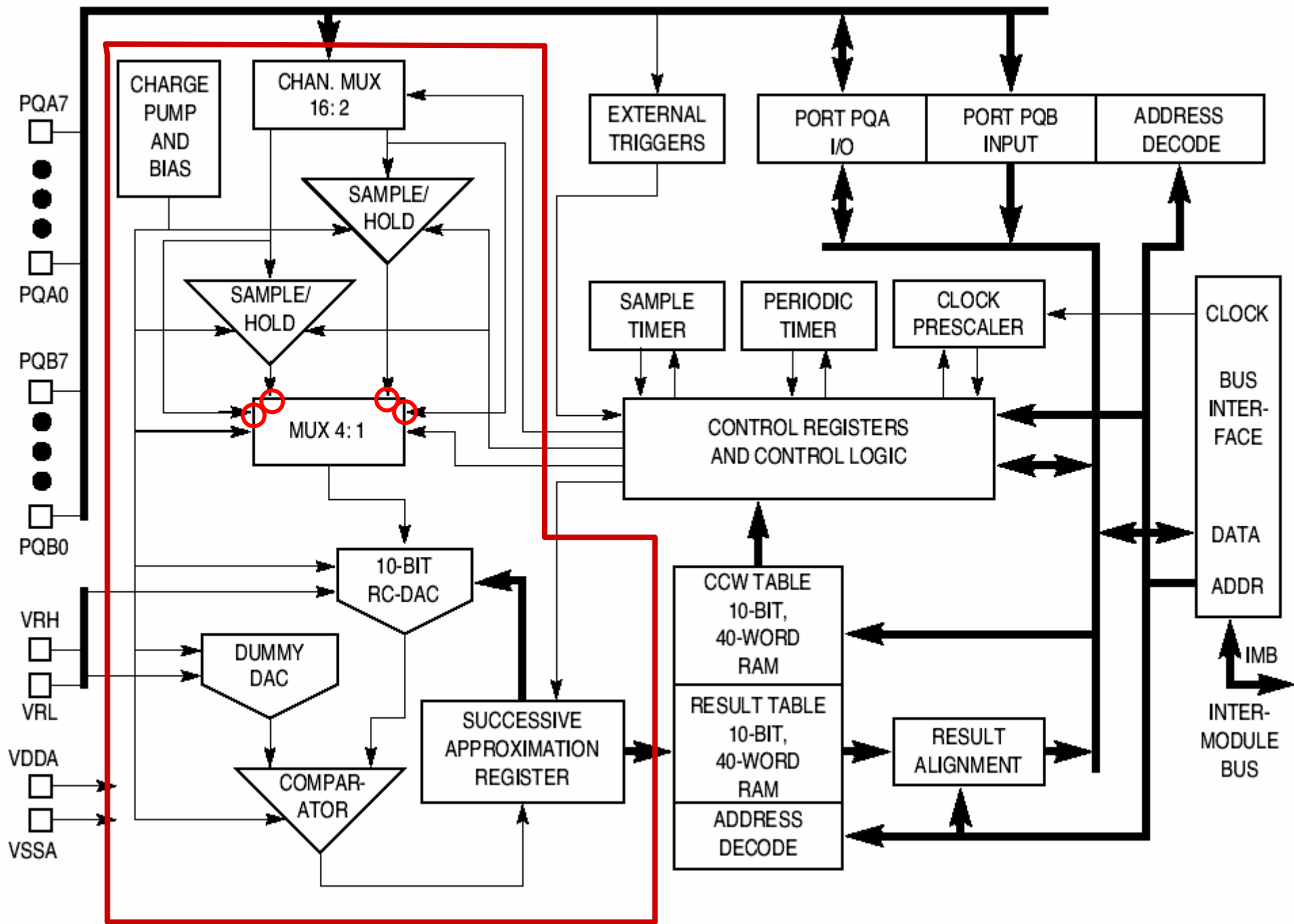
QADC

Queued Analog - to - Digital Converter



QADC: Queued Analog-to Digital Converter

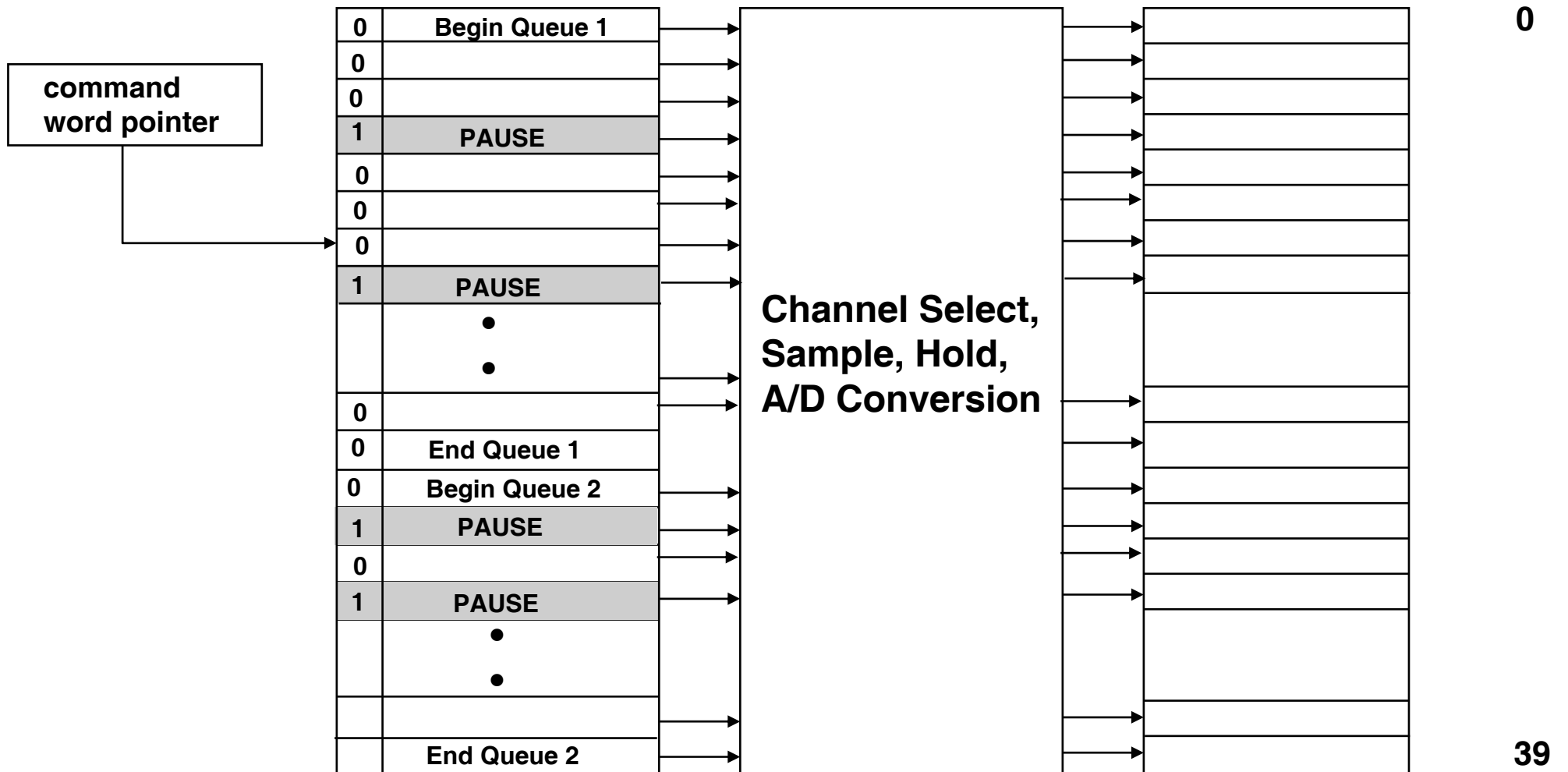




QADC: Queue Structure

Conversion Command Word Table (CCW)

Result Word Table



**Der Ablauf des Abtastens von analogen Eingängen wird über 2 Queues organisiert.
Eine Queue hat den Status:**

- idle**
- active**
- paused**
- suspended**
- trigger pending**

Queue 1 hat immer eine höhere Priorität als Queue 2, d.h. wenn immer ein ausführbares CCW in Queue 1 vorliegt, wird es bearbeitet.

Die Queues enthalten Kommandoworte (Conversion Command Word: CCW, die jeweils eine AD-Wandlung spezifizieren.

P	BYP	IST	CHAN
----------	------------	------------	-------------

P = Pause

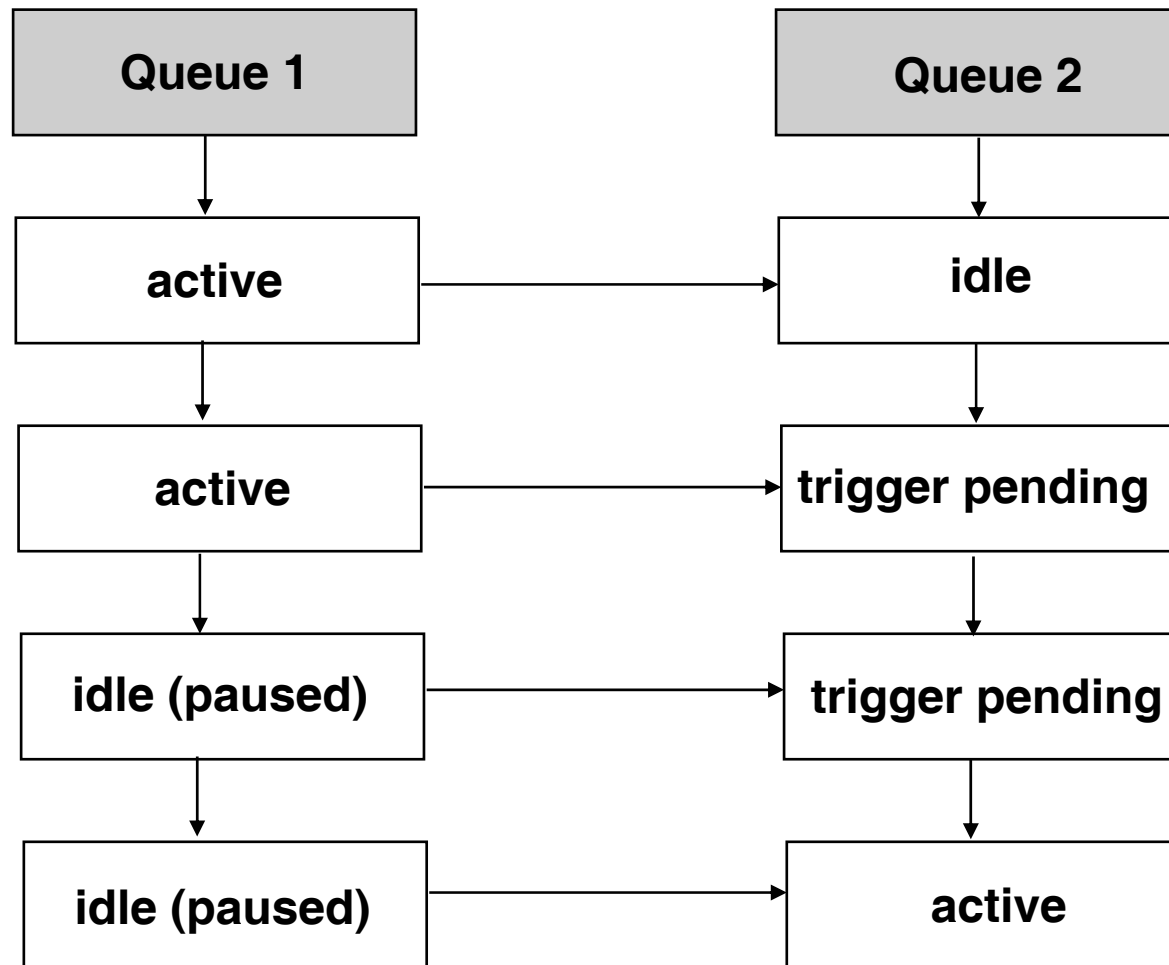
BYP = Bypass

IST = Input Sample Time

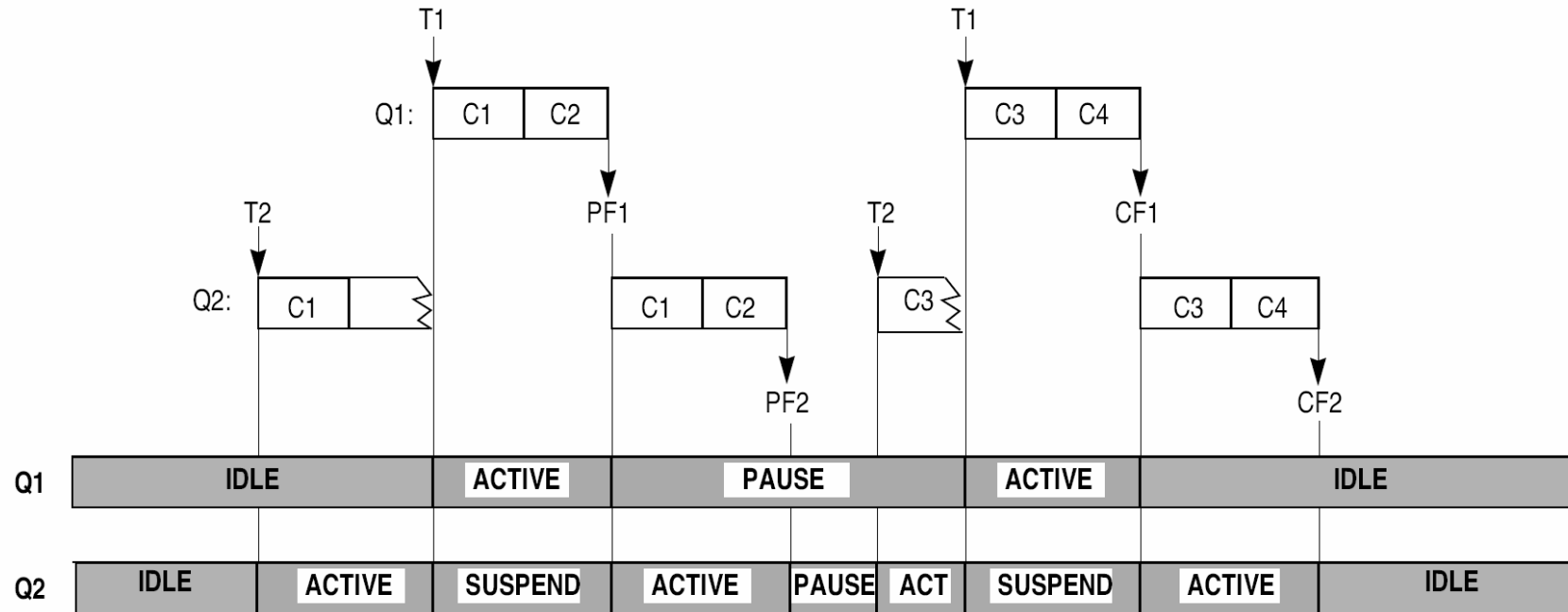
CHAN = Channel Number und End-of-Queue Code

**Erlaubt Subqueues, die auf ein anderes Triggerereignis reagieren
Überbrücken der S&H-Stufe
Spez. Die Länge des „Sample Windows“**

Queue Status Transition



Beispiel: Ablauf und Prioritätssteuerung



2 Queues mit je 4 Command Words: C1,..., C4

Trigger	Events
T1	Events that trigger queue 1 execution (external trigger, software initiated single-scan enable bit, or completion of the previous continuous loop)
T2	Events that trigger queue 2 execution (external trigger, software initiated single-scan enable bit, timer period/interval expired, or completion of the previous continuous loop)

Bit	Function
CF Flag	Set when the end of the queue is reached
PF Flag	Set when a queue completes execution up through a pause bit
Trigger Overrun Error (TOR)	Set when a new trigger event occurs before the queue is finished serving the previous trigger event



Operating Modes

Trigger:

Software (internal)
External Event
Timer

Mode:

Single Scan
Continuous Scan

All combinations possible !



Beispiel:

Order this document
by AN1776/D

Motorola Semiconductor Application Note

AN1776

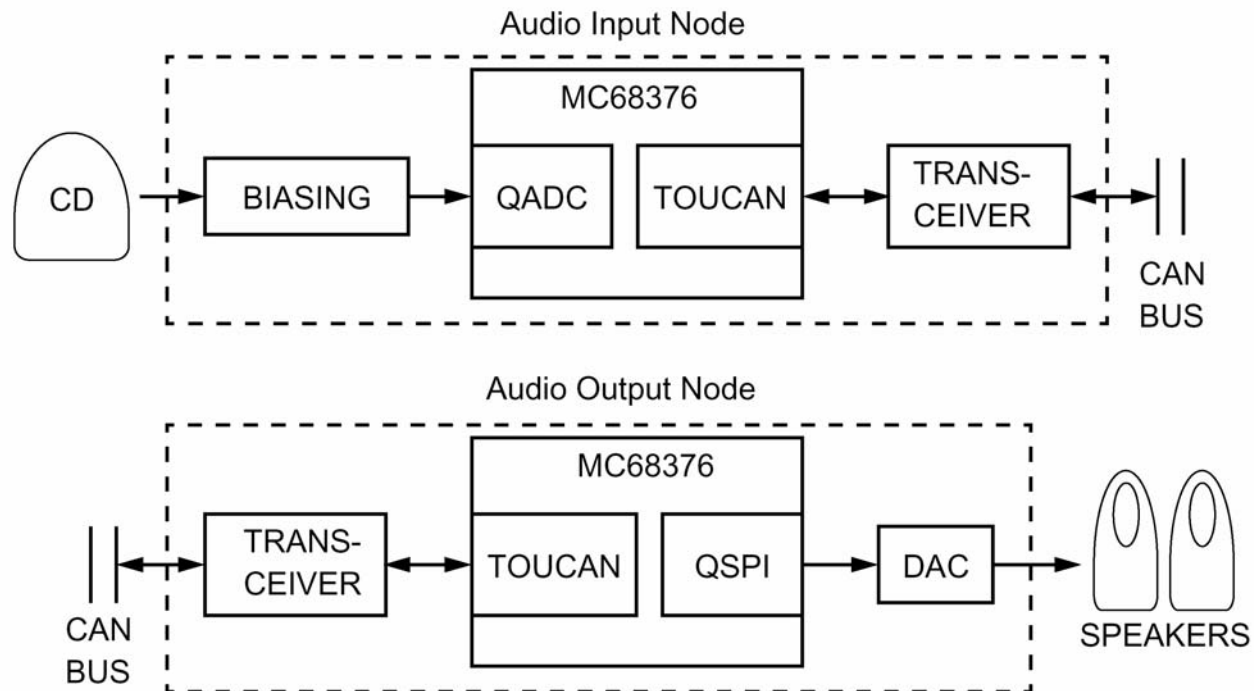
Stereo Audio Transmission Over The CAN Bus Using The Motorola MC68376 With TouCAN Module

By Allan Dobbin
Transportation Systems Group
East Kilbride, Scotland

Rev 1.0, 10th July 1998



Audio über CAN



sampling rate: 29.2kHz per channel i.e. 58,400 samples per second.



Audio über CAN: Anforderungen

CD: sampling rate of 44.1kHz with 16-bit accuracy (96dB SNR) for audio reproduction up to 20kHz
FM stereo: sampling rate of 32kHz with 14-bit accuracy (84dB SNR) for audio up to 15kHz.
GSM handsets uses a bandwidth of 300Hz to 3.4kHz with 8-bit accuracy (48dB SNR).

68376's QADC: sampling rates above 100kHz with typical conversion times 8.6 μ s.

too much for CAN

sampling rate – 29.2kHz

sampling resolution – 8 bits

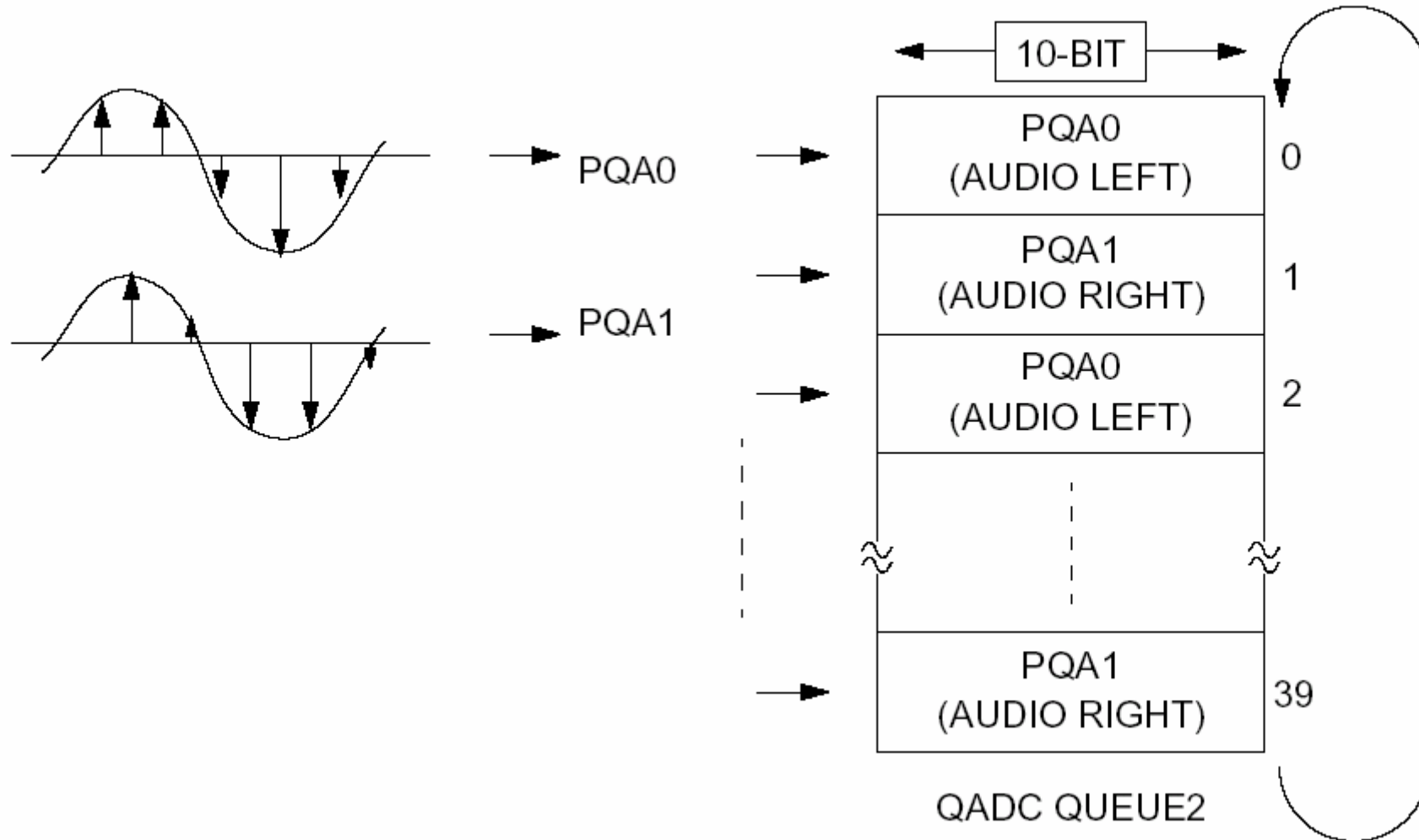
no. of audio channels – 2

CAN rate – 1Mbit/s

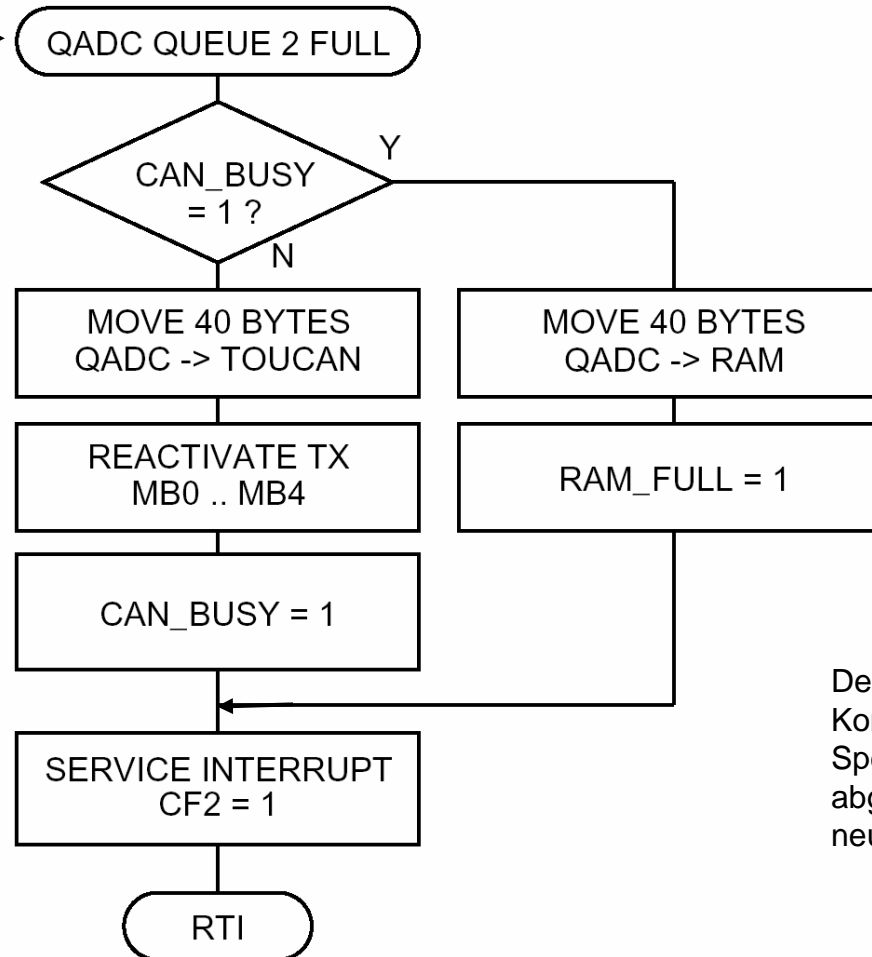
CAN bandwidth – 88%



Beispiel: Konversion von Stereo-Audio-Signalen (software triggered continuous-scan mode)



Interrupt



Der Transfer der 40 Bytes zum Kommunikationscontroller oder in den Speicher muss in $17.1\mu\text{s}$ ($= 1/58400$) abgewickelt werden, da sonst die Queue mit neuen Werten überschrieben wird.



Bestimmung analoger Grössen durch Zeitmessung

**Beispiel: Widerstandsbestimmung durch Zeitmessung.
Anwendungen: Belichtungsmessung mit Photowiderstand
Temperaturmessung mit Heiss/Kaltleiter, etc.**



Analog/Digital-Wandlung mit Timer (Widerstandsmessung)

Annahmen:

- Die E/A-Leitungen können unter Software-Kontrolle von Eingabe auf Ausgabe geschaltet werden
- Die digitalen Eingabeleitungen haben einen hohen Eingangswiderstand und einen geringen Leckstrom
- Die digitalen Ausgabeleitungen schalten mit einer sehr geringen Differenz auf die Versorgungsspannung bzw. GND
- Der Prozessor ist schnell genug, um im Hintergrund Berechnungen auszuführen

